

# 薄膜トランジスタ

## 付 録

(巻末付録 役に立つ資料集)

薄膜材料デバイス研究会 編

# 付 録 目 次

## A1. TFT 技術の発展

A1.1	TFT の始まり	1
A1.2	TFT 材料の選択	4
A1.3	TFT 発展の理由	5
A1.4	現在のシリコン (Si) TFT 技術の概要	6
A1.4.1	水素化非晶質シリコン (a-Si:H) TFT	6
A1.4.2	多結晶シリコン (poly-Si) TFT	7
	引用・参考文献	10

## A2. TFT の動作原理

A2.1	TFT の対称的な電流式	14
A2.2	半導体のエネルギーバンド	14
A2.3	エネルギー準位の占有確率	16
A2.4	半導体のキャリア密度	17
A2.5	ポアソン方程式とポテンシャル分布	20
A2.6	キャリアによるポテンシャル分布	22
A2.7	キャリアのドリフト	24
A2.8	キャリアの拡散	25
A2.9	アインシュタインの関係とキャリア流	25
A2.10	捕獲準位の帯電型と電気特性	26
A2.11	膜内捕獲準位によるポテンシャル分布	27
A2.12	界面捕獲準位によるポテンシャル分布	28
A2.13	粒界捕獲準位によるポテンシャル分布	29
A2.14	ドーパントがあるときの金属/絶縁膜/半導体/絶縁膜構造のエネルギーバンド	37
A2.15	金属/絶縁膜/半導体/絶縁膜構造のポテンシャル分布	37
A2.16	捕獲準位と電流電圧特性	38
A2.17	多結晶シリコン TFT の捕獲準位の起源	39
A2.18	有機 TFT の disorder モデルとプール・フレンケルモデル	40
A2.19	酸化物 TFT の歴史と材料	41

A2.20	シリコンと酸化物半導体の電子構造	42
A2.21	酸化亜鉛 TFT の特徴	45
A2.22	非晶質酸化物 TFT の特徴	45
	引用・参考文献	46

## A4.. 評価技術

A4.1	共焦点顕微鏡の原理	49
A4.2	ミラー指数について	49
A4.3	ミラー指数の決め方	50
A4.4	表記方法	51
A4.5	X線回折法の補足データ	52
A4.6	一般の結晶の格子定数の求め方	52
A4.7	XRD の回折強度	53
A4.8	他の評価方法：電子後方散乱回折像法	54
	引用・参考文献	54

## 役に立つ資料集

1.	Si + Ge	55
2.	酸化物データ	56
	引用・参考文献 (酸化物データ)	60
3.	有機物データ	62
	引用・参考文献 (有機物データ)	62

## A 1. TFT 技術の発展

すでに、本文でTFT技術発展の歴史、その理由を簡単に説明、考察したが、ここではそれらをより詳しく述べる。またこれを踏まえて、Si TFT技術の現状についても概観する。

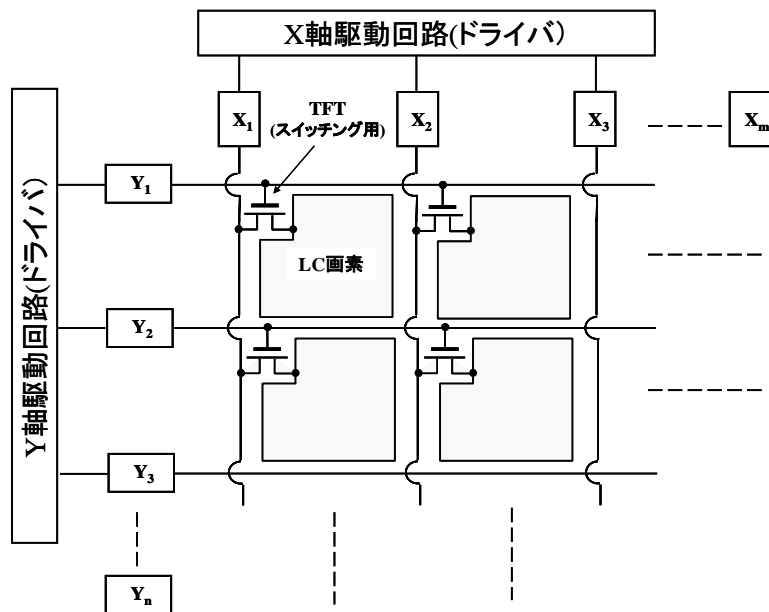
### A1.1 TFTの始まり

当初、TFTは、真空管フィラメントの短寿命、高電圧駆動、構造の複雑さ、およびその複雑さからくる高価格の問題を克服し、それに代わる固体素子として提案されてきた。最初の基本的発明は、1930年のLilienfeldによる電流制御素子の提案とされている<sup>1)</sup>。構造は、ガラス基板上に3電極と半導体に類似した機能性薄膜を用いたものであり、実際には、動作しなかったようである。つぎに、1934年にドイツで出願されたHeilの3端子の増幅素子の提案であった<sup>2)</sup>。これには、本文1章の図1.2に示すように現在のTFTやMOSFETの基幹材料である半導体やゲート絶縁膜を用いることが示されていた。しかし、ここでも試作実験による成功は得られなかった。やがて、ショックレー(Shockley)が同じく真空管に代わるものを目指して、ショットキーゲート型TFTを1939年に検討し、さらに1945年に真空蒸着したシリコン(Si)やゲルマニウム(Ge)薄膜でTFTを試したが、トランジスタ効果はわずかなものであった<sup>3)</sup>。彼は、この失敗をバーディーン(Bardeen)と討議し、いわゆる表面準位のバーディーンモデル(Bardeen's model)を提案することになる。これは、ゲート電位による半導体表面への電界が、表面準位により遮へいされて、表面キャリアの実質的な変化を起こせないという考えである。その考えから、バルク結晶に少数キャリアを注入して、トランジスタ動作させた点接触型トランジスタが1947年の暮れに、さらに1948年に接合型トランジスタが発明された<sup>4)</sup>。それを契機に1950年代では、バイポーラトランジスタ(バイポーラTr)の研究が盛んになり、さまざまな形や特性のディスクリット素子が安く普及して、ほとんどの真空管がそれに置き換わった。また、デジタルの概念を用いた複雑な論理回路も考案された。しかし、各素子の基板への取り付けや接続が問題視され、個々のデバイスで考えるより、同じウェーハ上にいくつものトランジスタ(Tr)を接続した集積回路(integrated circuit, IC)の考えが、1958年にKilbyらによって提案された<sup>5)</sup>。さらに研究の関心は、ICの集積度を上げるために、バイポーラTrより簡単に作れる小型のスイッチング素子へと移り、このとき、TFTとMOSFETとの開発競争が起こった。当時、TFTの材料として、Si薄膜は半導体として機能していなかったため、硫化カドミウム(CdS)、セレン化カドミウム(CdSe)などのII-VI族化合物半導体やテルル(Te)が用いられていたが、いずれも再現性が悪く、不安定なものであった。一方、MOSFETの研究は、なじみみが深く、物性

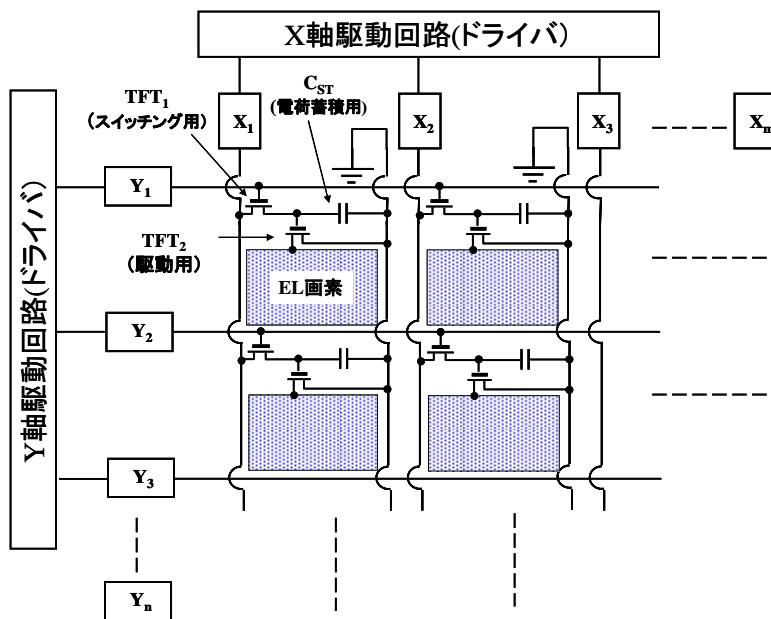
がよくわかっていたバルク結晶Siで行っていたため、開発当初、MOSFET特性の不安定性はあったものの、圧倒的に多い研究量により1966年までにはMOSFETがICの主役となり、TFTは再び研究開発の表舞台から遠ざかった。この中でもRCA社のWeinerらが、ガラス基板上に真空蒸着により形成した多結晶CdS薄膜、絶縁物の一酸化シリコン(SiO)薄膜、電極の金(Au)薄膜により、良好な特性を示すTFTを作製、報告した<sup>6)</sup>。彼らは、このTFTを用いてイメージセンサの試作実証を行ったが、これもSiによりつくられたCCD(Charge Coupled Device)に取って代わられた。ここで特筆すべきことは、TFTの研究を通して彼らは、現在のCMOSの基礎となるp型、n型薄膜を用いた相補型インバータを考え出していたということである<sup>7)</sup>。また、1960年代後半から70年代前半にかけてWeinerの研究に共鳴したWestinghouse社のBrodyらは、フレキシブルディスプレイのさきがけ魁ともいべきマイラー(ポリエチレンフタラート)、カプトン(ポリイミドフィルム)、さらには紙上にTFTを作製し、動作させた<sup>8)</sup>。

1971年にRCA社のLechnerらがアクティブマトリクス(active matrix, AM)型の液晶(liquid crystal, LC)を用いた表示に関する総説論文を発表後<sup>9)</sup>、TFTを用いたLCディスプレイ(LCD)の開発が各社こぞって始まることとなった。日本のシャープ社が、LCDの研究開発を始めたのもこのころである。図A1.1(a)に、LCDの回路図を、また図(b)にLCと共にディスプレイ材料として関心のあったエレクトロルミネッセンス(electro luminescence, EL)を用いたディスプレイの回路図を示す。基本的には現在のものと同様変わらないが、ここでは、簡単にその動作原理について説明する<sup>10)</sup>。なお、より詳しい説明は本文6章で述べてある。LC素子は、液晶の分子配列を電氣的に制御し、その変化を偏光板との組合せにより、光の強弱を視認できるようにした電圧可変型光強度フィルタであり、画像を得るためには、太陽光やライトなどの光源が必要である。それに対してEL素子は、発光材料薄膜の両面に電極を形成したものであり、その両電極に印加した電圧で発生した電界や電流により発光させるものである。つまり、EL素子は他の光源が不要な自発光素子である。そのため、LC用TFTは、継続した電流は不要であり、単なる画素スイッチとして電圧をLCに印加できればよいが、EL用TFTの場合は、スイッチとともに、継続した電力(電圧×電流)を供給しなければならない<sup>脚註1)</sup>。LCDの図(a)の場合、n個の横方向の走査線(アドレスライン $Y_1 \sim Y_n$ )とm個の縦方向の信号線(データライン $X_1 \sim X_m$ )がマトリクスを形成し、その交点に、スイッチング作用をするTFTが必ず一つ付いている。走査線はTFTのゲートにつながり、TFTのオン電流/オフ電流を決める電圧が印加され、ドレインあるいはソースにつながっている信号線には、画素の透過率を決める信号電圧が印加される。ある走査線 $Y_i$ を通じてその配線上すべてのTFTを導通にし、信号線から画素であるLCに信号電圧が印加される。その走査を $Y_1 \sim Y_n$ (1フレーム)の全走査線にわたって行い、全画面を書き換える。この1フレーム走査は、人の目には追従できない速い周波数で行うため、実際には各走査線ごとに変化している画素でも、人の目で画面全体を見ると連続した画面として写る。ただし、1フレームの間、画素にかかる電圧を一定にするために、電気容量でもあるLCなどに蓄えられた電荷を維持するため、6章で説明する保持容量が設けてある。一方、ELの図(b)の場合は、LCDと同様にスイッチング用TFTは一つあり

脚註1) 実際には、LC画素にも微小電流が流れるので、ELに比べれば極めて少ないが電力は必要である。



(a) TFT 駆動の AM 液晶ディスプレイの基本回路図



(b) TFT 駆動の AM-EL ディスプレイの基本回路図

図 A1.1

(TFT<sub>1</sub>)，それを通して信号配線からの電圧が，ELと直列接続されているTFT<sub>2</sub>のゲートにかかる。それにより，そのTFT<sub>2</sub>と電源との間につながっている電気容量 $C_{st}$ に電荷として信号データが蓄えられ，その蓄えられたデータは，1フレームの間，TFT<sub>2</sub>を通してELに一定電圧あるいは電流を印加して，ELの発光強度を維持している。当時のELは硫化亜鉛 (ZnS) などの無機物であり，駆動電圧に 1 kV程度の高電圧を必要としていたため<sup>11)</sup>，ディスプレイ画素材料としては，LCが主流であった。

一方，1973年にHughes社から，TFTではなく，結晶SiウェーハMOSFETによるAM-LCDの試作発表があった<sup>12)</sup>。しかし，MOSFETが透明でないため反射型しかつけれないこと，大きなサイズ

ができないことなどの欠点のためか、唯一それで製品になったのは、1982年に服部時計(株)から販売された腕時計だけであった。また、1975年には、Hughes社からSOS(Silicon On Sapphire)基板<sup>脚註2</sup>を用いて不透明という問題を解決した報告もされたが<sup>13)</sup>、高コストということもあり、それ以後、これに関する報告はない。

1975年にイギリスDundee大学のSpear教授らが、グロー放電により良質な半導体特性を示す水素化非晶質Si(a-Si:H)薄膜が形成でき<sup>14, 15)</sup>、それにより作製したTFTの良好な動作特性が1979年に報告された<sup>16)</sup>。これは、TFT材料に大きな影響を与え、それ以後、TFTの半導体材料はいままでのII-VI化合物やTeなどからSiに一気に代わり、TFTは今日のように著しい発展を遂げた。

## A1.2 TFT材料の選択

CdSは光導電デバイス材料として、あるいは光電界効果トランジスタとして1950年代からよく研究に用いられていたものであり、またそれによる技術も蓄えられていた。その薄膜は、真空蒸着により容易に形成できたため、電界効果移動度が約 $5\text{ cm}^2/(\text{V}\cdot\text{s})$ と比較的低い多結晶ではあったが、3端子薄膜デバイスの探索的な材料として魅力的なものであった<sup>6, 17)</sup>。一方、CdSeは、蒸着などの低温で容易に多結晶構造となり、 $50\text{ cm}^2/(\text{V}\cdot\text{s})$ 程度のホール電子移動度が得られ、高いオン電流と低いオフ電流であったため、TFT材料として比較的好く用いられていた<sup>18)~20)</sup>。しかし、いずれも2元系の化合物半導体であるため、本質的にストイキオメトリの問題がつきまとい、またゲート絶縁膜やCdSeとの界面などに起因するトランジスタ特性の不安定性などの問題があった。Teでは、蒸着による厚さ40 nmの薄膜のホール正孔移動度が $250\text{ cm}^2/(\text{V}\cdot\text{s})$ 程度と比較的大きく、光電流は少ないという特徴がある<sup>21)</sup>。しかし、材料的特性からそのTFTはpチャネルしか得られず、オフ電流が大きいため、AM-LCDの保持動作には適さないという問題があった。さらに、いずれの材料も毒性の問題が、1980年以降はTFT材料の主流はSi系へと移った。ただし、これらの材料はTFT動作を実証したという歴史的意義は大きい。一方、a-Si:H TFTは、オフ電流が少なく、高いオン/オフ電流比(ON/OFF比)もとれたが、本質的に移動度が低いことが欠点である。また高温<sup>たいせき</sup>堆積したSi薄膜、あるいはa-Si薄膜を加熱して得た多結晶Si(poly-Si)薄膜によるpoly-Si TFTは、移動度が高いものの、オフ電流が大きいため1980年代からすでに指摘されていた。しかしいずれにしても、Siは、安さ、作りやすさ、性能の観点からTFT材料として最終的に選ばれ、残った。2000年代に入ると、Siより低温結晶化が可能なSiGe、透明TFTが低温でできる酸化物半導体、より安価で簡単に低温でTFTができる有機半導体による研究開発も、実用化をにらみ盛んになってきた。

### A1.3 TFT発展の理由<sup>8)</sup>

TFTの定義としてBrodyは、「絶縁基板上に堆積した非単結晶半導体膜からできた電界効果トランジスタとする。」とある<sup>脚注2</sup>。しかし、非単結晶TFTの特性は、通常、単結晶Siウェーハ上に作製したMOSFETの特性、例えば、集積度、動作速度、安定性、信頼性などの観点から比較すると、どれをとっても明らかに劣っている。ではなぜ、このようにTFTは産業化できるまでに発展したのであろうか。TFTの開発当初から、単結晶Siウェーハ上に形成した集積回路よりも、TFT回路の方がいくつか利点があると指摘されていた。例えば、制限のない大きく安価な絶縁基板上に、大規模の素子アレイができることであり、また、絶縁基板上では、個々の素子が容易に絶縁分離できるため、回路設計などの制限がかなり緩和されることである。これらの利点は、TFTの特性がMOSFET集積回路のものに近づいて初めて生かされるものであったため、それがいかにMOSFETの特性に近づけるかに、特に米国では、研究意義があったようである。しかしご存知のように、実際のデバイス特性は、多くの努力にもかかわらずMOSFETのものにはとても及ばない。ところが、1971年のLechnerらのAM-LCDへの応用提唱がきっかけとなり<sup>9)</sup>、TFTはLCDの開発とともに発展した。その理由を以下に挙げる。

- 1) TFTの品質、安定性は、明らかにMOSFETには劣るが、ディスプレイでは、ICのようにすべてが完全に動作しなくてもよく、多少の欠陥は無視できた。
- 2) ICでは、MOSFETがすき間なく作製されるが、ディスプレイではTFTの占める領域は少なく、散在し、かつ大面積にわたる。これを高価なSi基板で行うとかなり価格が高くなる。
- 3) ディスプレイでは、TFTの役割は画素をスイッチングさせるだけなので、その駆動速度は、 $\mu\text{s}$ 以下の必要はなく、人の視覚速度に比べて十分に速ければよい。また、LC素子用TFTは、EL素子の場合とは異なり、継続した高出力は必要ではなく、単なる画素スイッチとしての働きをすればよいので、移動度が $1\text{ cm}^2(\text{V}\cdot\text{s})$ 程度の半導体でも、難しいものではない。

要は、LCD応用では、MOSFETの移動度よりも3けた程度小さくとも、また、LISのように集積度は低くとも、透明な基板上に安く、簡単に、安定に、大面積に作製できることが要求されていたことである。このことは、LCDばかりでなく、今後到来するユビキタスエレクトロニクスへの応用、特に人間の感覚が直接かわる装置に対して要になるものであろう。日本では米国とは異なり、「ディスプレイの性能を上げるためには、TFTをどうすればいいか」という思想で研究開発が行われてきたといわれている。ここに、日本でのTFT技術発展の原点があるのではないだろうか。すなわち、TFT技術開発の意義は、安い基板でMOSFET並の性能を出すことではなく、その特徴を生かした応用を実現することにあるといえる。ただ日本でも、1980年代に大手メーカーの多くは3次元IC実現のために単結晶Si TFT開発を10年以上も行ったが、結局、多くの技術的困難によりその開発はほぼ<sup>しゅうえん</sup>終焉した。ただしその技術の多くは、後でも述べるが、TFT用のSi薄膜の低温結晶化

<sup>脚注2</sup> 本付録内コーヒーブレイク1参照



に生かされている<sup>脚注3</sup>。

## A1.4 現在のシリコン (Si) TFT 技術の概要

本節では、LCD の発展と共に歩んできた Si TFT 技術の概要について説明する。これについては、本文 3 章にて詳細に述べてあるが、ここでは、その理解を助けるという意味合いからも概略とともにその技術の必要性、有用性などについてもふれる。なお、読者は、各項目において TFT 技術開発の力点が主に LCD の性能向上にあることを、おそらく認識するであろう。

### A1.4.1 水素化非晶質シリコン (a-Si:H) TFT

a-Si:H 膜は、大面積薄膜製膜において均一性、再現性、安定性、微細加工といった大面積マイクロエレクトロニクス (ジャイアントマイクロエレクトロニクス) にふさわしい特徴を兼ね備えている。また、薄膜製膜を低温で行えることから、耐熱性のない安価なガラス基板との整合性もよい。さらに、それによる a-Si:H TFT は、高抵抗材料であり、かつ低電圧交流動作が可能であることから、液晶との整合性もよいため、現在 LCD 画素の基幹スイッチング素子となっている。

a-Si:H TFT の構造は、本文図 1.1 (b) に示した逆スタガ (staggered) 型 (ボトムゲート型) と、順 (正) スタガ型 (トップゲート型) とがよく用いられている。逆スタガ型は、ゲート電極が基板と接触する最下層に位置し、その上にゲート絶縁膜、真性 a-Si:H 薄膜が順次積層する。つぎに、チャネル直上に絶縁物である SiN<sub>x</sub> 膜をチャネル保護膜として形成する。a-Si:H の電子移動度が約 1 cm<sup>2</sup>/(V・s) であり、正孔移動度がそれより 2 けた以上と極端に低いいため、その TFT は n チャネルとしか用いられないし、MOSFET の反転動作ではなく、蓄積動作で用いる。それに伴い、ソース・ドレイン電極として、オーミック接触がとれる n<sup>+</sup> Si 薄膜を堆積する。

a-Si は長距離秩序をもたないのに加えて、未結合手 (ダングリングボンド, dangling bond) という電氣的に活性な欠陥がきわめて多く、それらがそのまま残っていると、電荷トラップ中心となり、電子デバイス材料としてまったく用をなさない。そこで a-Si 膜は、通常、シラン (SiH<sub>4</sub>) ガスと水素ガスとによる PECVD 法により堆積され、活性な未結合手を水素で終端することにより未結合手を不活性化している。これにより、a-Si は水素化 a-Si と呼ばれている。このことは、先にも述べた Spear 教授らの貢献によるところが非常に大きい。また、ゲート絶縁物として、モノシランとアンモニアガスを用いて PEDVD 法により堆積した窒化 Si 薄膜を用いている。通常、窒化 Si は、膜中に未結合の窒素原子や Si 原子が多くあり、ストレスも強いいため、絶縁膜中の電荷や界面捕獲準位の原因になるため、LSI では用いられない。しかし、a-Si:H TFT に用いることができるのは、その絶縁膜が窒化 Si ではなく、水素化窒化 Si だからである。つまり、a-Si:H 膜と同様に膜中の未結合手を堆積雰囲気からの水素により終端し、絶縁膜中の電荷や界面準位を著しく低減している。また、水素が脱離しない 200~350°C ぐらいの温度で、多量の水素を含んだ窒化 Si 膜や半導体膜を、真空を破らずに連続で堆積することにより、半導体とゲート絶縁膜との界面を清浄にして界面準位

<sup>脚注3</sup> 現在検討されている 3 次元 IC 化は、チップ内で Tr を 3 次元的に形成するのではなく、個々の作製された IC 基板、チップを積層して電極間で接続する方法によって行われている。

を低減していることが、非晶質 Si や窒化 Si を用いても、信頼性の高い動作をする TFT を 400°C 以下の低温でできる理由とされている。

#### A1.4.2 多結晶シリコン (poly-Si) TFT

a-Si:H TFT と比べた poly-Si TFT の特徴として、1) 自己整合 (セルフアライン) 構造がとれるため、形状の縮小や浮遊容量の低減がより可能となり、駆動速度をより速くできること、2) 本質的に a-Si:H TFT よりも移動度が 2 けた程度高いこと、3) a-Si:H TFT の正孔移動度が  $0.01 \text{ cm}^2/(\text{V} \cdot \text{s})$  以下と極端に低いが、poly-Si TFT のものは電子移動度と比較できる程度に高いため、CMOS 構造が作製でき、そのため、論理回路などが組めること、などが挙げられる。これにより、高開口率、低消費電力化、高解像度化、ドライバを含む集積化した周辺回路の内蔵化ができ、LCD などの製品に高付加価値が出る。周辺回路の内蔵化は、画素や TFT を駆動するドライバ LSI のコスト削減以外にも、ドライバ端子の高密度実装工程を不要にするなど、軽量、小型化、低コスト化に威力を発揮する。

しかし実際に、高精細テレビジョン (high definition television, HDTV) クラスの解像度まで対応できる液晶画素駆動に要求される移動度は、 $10 \text{ cm}^2/(\text{Vs} \cdot \text{s})$  程度とそれほど高くない。この場合に問題になるのは、むしろ a-Si:H TFT では問題にならなかったオフ電流である。AM-LCD 方式の本質は、電荷を保持する点にあり、保持特性に関係するデバイスの各種材料全体がきわめて高いインピーダンスで構成されている。そのため、開発当初から、結晶粒界を多く含む poly-Si 薄膜の TFT では、ドレイン端での pn 接合が結晶粒界により不完全となり、オフ電流が多いという問題があった。しかし、現在は LDD 構造の採用などにより、この問題はほとんど解消されている。

一方、周辺回路では、回路の安定動作・低消費電力ということから、主に CMOS 回路で構成されるためオフ電流は大きな問題とならず、逆に高速動作のためにできるだけ高移動度のものが求められる。このように、画素部に求められる TFT と周辺駆動部に求められる TFT とでは、要求される特性が異なるが、これらの要求を同時に満たさなければ高付加価値が薄れるため、すべての要求を満たす TFT の実現、究極的には、シートコンピュータができる単結晶 Si による TFT の実現に向けて研究が進められている。

構造としては、逆スタガ型か、プレーナ型かのいずれかが用いられる。プレーナ型は、ゲート電極による自己整合プロセスにより TFT 動作をより高速にでき、低温 poly-Si 作製によく用いられるエキシマレーザーアニール (excimer laser annealing, ELA) 法でのプロセスマージンも大きい反面、半導体とゲート絶縁膜を真空装置で一貫して堆積できず、界面制御が難しくなる欠点がある。一方、逆スタガ型は、半導体とゲート絶縁膜を一貫して堆積できるが、プレーナ型ほど高い精度の自己整合ができ難く、ELA のプロセスマージンが狭く、ゲートと反対側のチャネル、バックチャネルによる影響も無視できないなどの問題がある。なお、a-Si:H TFT でプレーナ型のもは、一部の例外を除きほとんど採用されていない。

poly-Si TFT の作製には、LSI 技術を踏襲して熱酸化 Si ゲート絶縁膜を採用する「高温 poly-Si TFT」と、安価なガラス基板上に形成し、それをひずませないために 600°C 以下、できるならば 450°C 以下の低温で形成する「低温 poly-Si TFT」がある。高温プロセスによる性能の特徴を低温 poly-Si

TFT にそのまま継承できれば、LCD を低価格で大面積・高精細化が実現できるなど大きな効果が期待され、そのための研究開発が活発に行われている。以下に、高温 poly-Si TFT および低温 poly-Si TFT の特徴および作製法の概略について述べる。

〔 1 〕 **高温 poly-Si TFT** プロジェクタなどの非直視型ディスプレイでは、低価格化やシステムの小型軽量化のためには、LCD そのものが小型であるほうが好ましい。つまり、いかに小さい LCD に高精細な画素を集積し、高い開口率を達成するかが勝負となる。この応用分野では、よりいっそうの微細加工、より高解像度の LCD に低電圧で対応できる内蔵駆動回路や、より高速に動作し、オフ電流の少ない高性能な TFT 素子などが要求される。これらの要求に応えることができるのは、現在、高温 poly-Si TFT しかない。

高温 poly-Si TFT は、1984 年に世界で最初に実用化された TFT でもある。通常、LP (low pressure) CVD で形成したノンドーパ poly-Si を熱酸化して、厚さ数十 nm のゲート絶縁膜 SiO<sub>2</sub> を形成する。後は、LSI とほぼ同じ工程により作製される。このプロセスの最大の特徴は、1000°C 以上で形成する熱酸化ゲート絶縁膜にある。この結果、高温 poly-Si TFT は、1) Si との界面も含めて安定したゲート絶縁膜が得られる、2) パーティクルがほとんど発生しない、3) プロセス変動による特性変化が少ない、4) トランジスタ特性のばらつきが少なく、信頼性が高いなどの多くの特徴を兼ね備えている。また、熱酸化中に poly-Si 膜の結晶成長が促進され、高い場合は 100 cm<sup>2</sup>/(V・s) 程度の電界効果移動度をもつ poly-Si 膜が得られる点も大きな魅力である。しかし、プロセス温度が高いため、高価で大面積が困難な石英基板を使わざる負えない課題も併せもつ。

〔 2 〕 **低温 poly-Si TFT** ここでは、低温 poly-Si TFT 作製で最も重要な技術である低温 poly-Si 膜作製について話を絞る。図 A1.2 に示すように低温 poly-Si 薄膜の作製法は、大きく分けて「直接堆積法」と、非晶質膜をいったん堆積後、それを低温結晶化するという「結晶化法」の 2 通りに分けられる。量産的な観点からは、直接堆積法が好ましいが、膜は主に粒径 30 nm 以下の微結晶から成り、一般的に移動度は大きくても 10 cm<sup>2</sup>/(V・s) 程度で、通常、a-Si 薄膜程度のものに

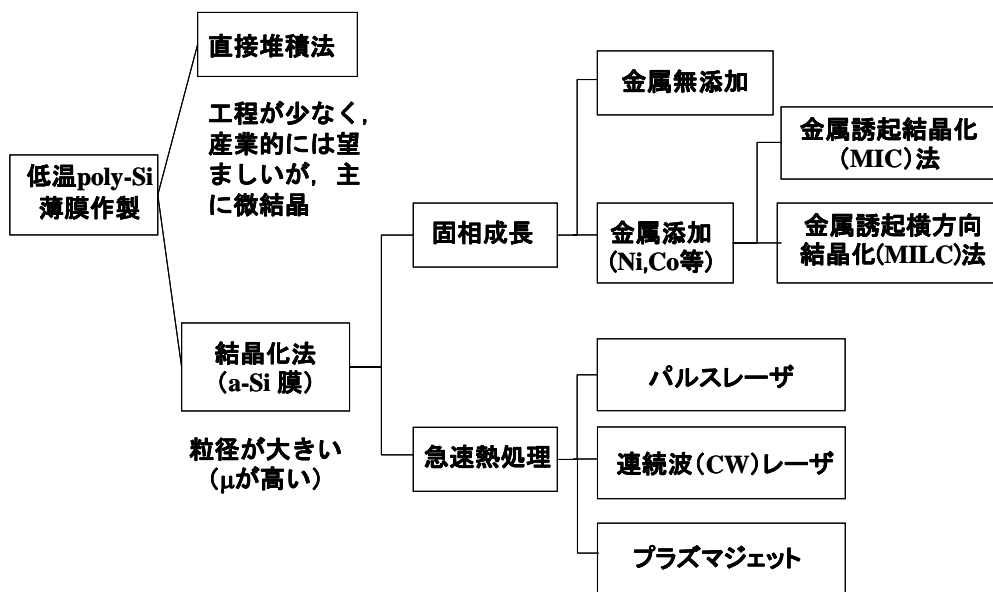


図 A1.2 低温多結晶 Si 薄膜の主な形成技術

しかならない。さらに、堆積直後から結晶化しておらず、堆積条件により厚さは異なるが、厚さ数 nm 程度の incubation layer と呼ばれる非晶質層が存在するため、逆スタガ型には適応できず、順スタガあるいはプレーナ型 TFT に用いられる。しかも、膜表面も多少荒れているため、期待するほど移動度は上がらない。このようなことから、現在ではほとんど用いられていない。

一方、結晶化法では、本文 6 章でも述べられているように多くの手法が提案されている。大きく分けて、堆積膜を固相で結晶化させる固相結晶化 (solid state crystallization, SPC) 法と堆積膜を瞬時にレーザやプラズマジェットで結晶化させる急速熱処理結晶化法がある。なお、パルスレーザによるものを PLA (pulse laser annealing) 法と呼ばれ、特に (パルス) エキシマレーザにより行うものを略して (P) ELA 法と呼ばれている。

固相成長法では、基板上に堆積した a-Si 薄膜を不活性ガス雰囲気中で 600°C、12 時間以上の熱処理を行い結晶化する。これにより、結晶粒径が 1 μm を超えるものもできるが、欠陥が多く、電界効果移動度が 20 cm<sup>2</sup>/(V·s) 程度と期待した程大きくない。また、結晶化に要する温度が比較的高く、処理時間も長いことが欠点である。これらの問題を克服したのが、アニール前に a-Si 薄膜を金属薄膜で覆って結晶化処理を行う金属誘起結晶化 (metal induced crystallization, MIC) 法や、部分的に金属薄膜を堆積して行う金属誘起横方向結晶化 (metal induced laterally growth crystallization, MILC) 法である。これは、添加した金属により Si 結晶化の活性化エネルギーを減らすものである。これにより、結晶化温度が 550~500°C へと減少し、成長速度も格段に速くなり、SPC 法の問題をほぼ解決した。前者の MIC 法は、全面に金属を堆積するので、多くの金属不純物が残るが、後者の MILC 法は一部に堆積した金属で誘起結晶化した領域から基板面と平行な横方向に結晶化させるものであり、不純物である金属濃度を極力減少させることができる。

一方、PLA 法は、パルス幅が数十 ns ときわめて短いため、一瞬 1000°C 以上で溶融するものの実効的には基板温度を低くでき、室温でもできる結晶化法である。結晶粒径が 200 nm 以上となり、それによる TFT の電界効果移動度も 100 cm<sup>2</sup>/(V·s) 以上、場合によれば単結晶並の 600 cm<sup>2</sup>/(V·s) の値が報告されるなど、不純物も少なく、最も質の高い結晶化膜が得られる方法として、現在、すでに一部の分野で実用化になっている技術である。図 A1.3(a) に示すように、単ビームを Si 薄膜に照射するだけで、溶融 Si 薄膜の温度分布が制御されていないため、ランダムな核発生、そこから溶融固化により、結晶粒径や粒界位置はランダムとなる。そのため、TFT のチャンネル内に粒界がランダムに存在し、移動度は下がるとともに、そのばらつきも大きくなる。そこで一般には、図 (b) に示すように結晶粒径や粒界位置を制御するように工夫している。すなわち、核発生位置と結晶固化成長方向を制御するために、溶融 Si 膜内にある決まった方向あるいは周期で高低のある緩やかな温度分布を形成するようにしている。これにより、最も温度の低いところから結晶核が発生し、そこから温度の高い所へと固化成長が進む。やがて、極大温度をもつ場所に成長端が集まり、衝突した所に結晶粒界が生じる。結果として、結晶粒の大きさ及び粒界位置が大まかに制御される<sup>脚注4</sup>。

脚注4 本付録内コーヒーブレイク 2 参照

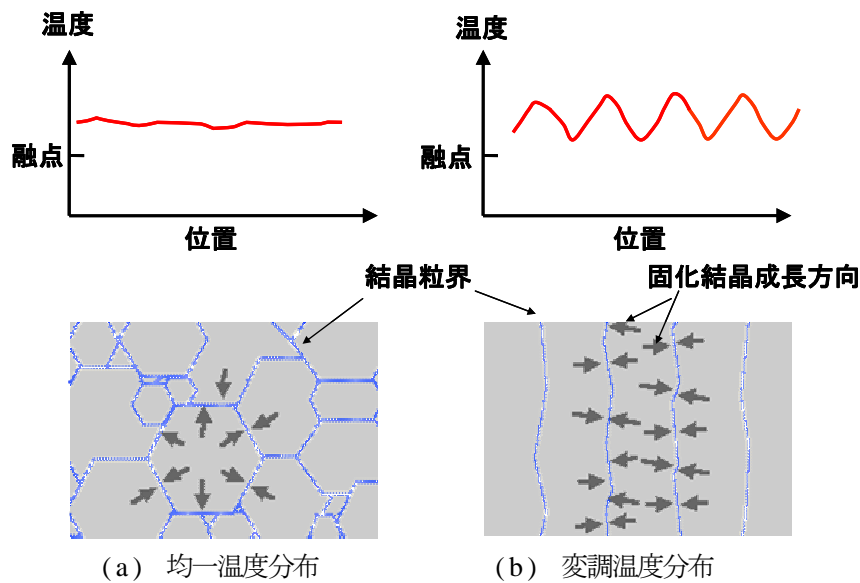


図 A1.3 溶融結晶化状態の模式図

上記急速熱処理結晶化法はいずれも、電界効果移動度が  $100 \text{ cm}^2/(\text{V} \cdot \text{s})$ 以上となる単結晶並の特性をもつ大きな結晶粒の形成を目指すものであるが、先に述べたように画素を駆動するのに必要な移動度は、大きくても  $10 \text{ cm}^2/(\text{V} \cdot \text{s})$  であることから、最近 (2005 年以降)、いったん堆積した非晶質をプラズマジェットやレーザーで、固相状態で (微) 結晶化膜を形成する手法も報告されている<sup>22)</sup>、<sup>23)</sup>。

## 引用・参考文献

- 1) J. E. Lilienfeld : US Patent, 1745175 (1930)
- 2) O. Heil : British Patent 439457, Dec. 1935 (1934)
- 3) W. Shockley and G. L. Pearson : Phys. Rev., **74**, 232 (1948)
- 4) W. Shockley : IEEE Trans. Electron Devices, **ED-23**, 597 (1976)
- 5) J. S. Kilby : IEEE Trans. Electron Devices, **ED-23**, 648 (1976)
- 6) P. K. Weimer : Proc. IRE, 1462 (1962)
- 7) P. K. Weimer : US Patent, 3191061 (1965)
- 8) T. P. Brody : IEEE Trans. Electron Devices, **ED-31**, 1614 (1984)
- 9) B. J. Lechner, F. J. Marlowe et al. : Proc. IEEE, **59**, 1566 (1971)
- 10) 松本正一 編著 : 液晶ディスプレイ技術, 産業図書 (2001)
- 11) A. G. Fischer : IEEE Trans. Electron Devices, **ED-18**, 802 (1971)
- 12) M. Ernstoff, A. Leupp, et al. : Int. Electron Device Meeting, 548 (1973)
- 13) L. T. Lipton, M. A. Meyer, et al. : SID Symp. Digest, 78 (1975).
- 14) W. E. Spear and P. G. Le Comber : Solid State Commun, **17**, 1193 (1975)
- 15) W. E. Spear and P. G. Le Comber : Philosophical Magazine, **33**, 935 (1976)
- 16) P. G. Le Comber, W. E. Spear, et al. : Electron. Lett., **15**, 179 (1979)
- 17) W. Ruppel and R. W. Smith : RCA Rev., **20**, 702 (1959)

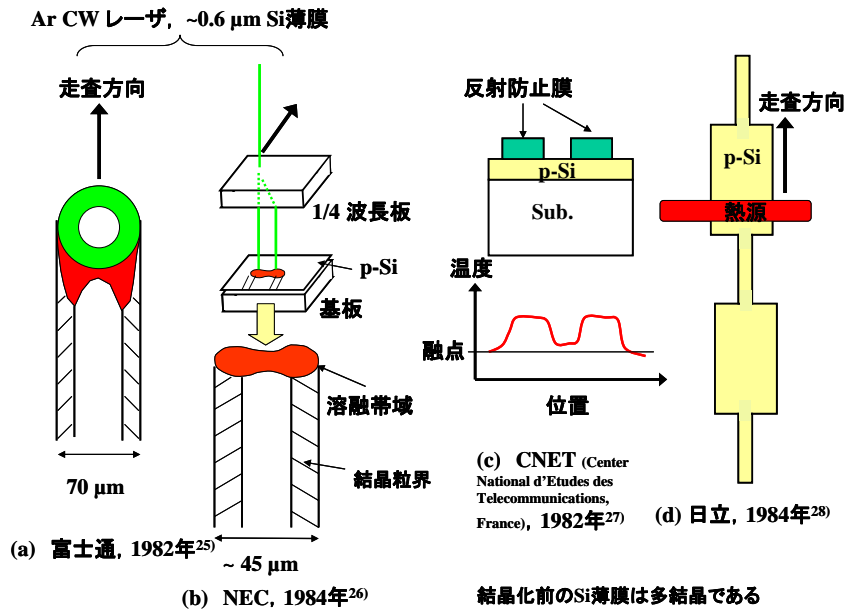
- 18) F. V. Shallcross : RCA Rev., **24**, 676 (1963)
- 19) P. K. Weimer, G. Sadasiv, et al. : IEEE, **54**, 354 (1966)
- 20) T. P. Brody, J. A. Asars, et al. : IEEE Trans. Electron Devices, **ED-20**, 995 (1973)
- 21) R. W. Dutton and R. S. Muller : IEEE, **59**, 1511 (1971)
- 22) H. Kaku, S. Higashi, H. Taniguchi, H. Murakami and S. Miyazaki : Appl. Surf. Sci., **244**, 8 (2005)
- 23) M. Hori : Digest of Technical Papers, AM-FPD '07 69 (2007)
- 24) 古川静二郎 編著 : SOI 構造形成技術, 産業図書 (1987)
- 25) S. Kawamura, J. Sakurai, et al. : Appl. Phys. Lett, **40**, 394 (1982)
- 26) N. Aizaki : Appl. Phys. Lett., **44**, 686 (1984)
- 27) J. P. Colinge, E. Demoulin, et al. : Appl. Phys. Lett., **41**, 346 (1982)
- 28) Y. Kobayashi, A. Fukami, et al. : J. Electrochem. Soc., **131**, 1188 (1984).
- 29) T. Sameshima and S. Usui : Mat. Res. Soc. Symp., **71**, 435 (1986)
- 30) T. sameshima, S. Usui, et al. : IEEE Electron Device Lett., **EDL-7**, 276 (1986)
- 31) 宮坂光敏 : 非晶質シリカ材料応用ハンドブック, p.451, リアライズ社 (1999)

### コーヒーブレイク 1

SOI は Silicon On Insulator, 絶縁物上の Si であり, LSI に用いる場合, その厚さが通常  $1\mu\text{m}$  以下なので, 本来, それにより作製した Tr も TFT : Thin-Film Transistor, 薄膜トランジスタと呼ぶべきであろう。しかし, 一般的には, SOI トランジスタ (SOI-Tr) あるいは略して SOI だけで, 呼んでいる。SOI 膜は, 主に, より高速・高密度化を目指す LSI の Tr 用に開発された単結晶に近い Si 薄膜 (例えば, SOS : Silicon on Sapphire のようなヘテロエピタキシャル膜も含む) であるのに対して, TFT の Si 薄膜は, 現状の技術で, 大面積, 低温かつ安価に作製できる非晶質か多結晶膜である。そのため, TFT と SOI 膜による Tr とはそれぞれ異種デバイスとして区別されている観がある。しかし, 現在の TFT 技術者の一部には, 大面積かつ低温作製の条件下でも, シートコンピューターの実現を目指し, SOI 膜並の単結晶膜作製に向けて弛みない研究開発をしている。将来, もしそれが実現すれば, それによる Tr を何と呼ぶのであろうか。

## コーヒーブレイク 2

固液界面を制御した溶融結晶化法の基本的な考えは、1980年代のSOI構造形成の研究開発時から知られていた。Si薄膜の温度分布を制御するために、全ビームエネルギーや基板温度ばかりでなく、ビーム形状や試料構造にも独自の工夫ができるため、百科繚乱ともいうべきさまざまな手法が提案された<sup>24)</sup>。図A1.4に示すのは、その中のほんの一部の例であり、現在報告されている手法の多くは、これらを模倣しているといっても決して過言ではない。



図A1.4 1980年代のSOI構造作製技術の例

ただ、当時のものは、LSIで使用できる単結晶薄膜を目指しており、プロセス温度自体はウェーハ全体でも1000°Cを超えるものが多かった。その中でも比較的低温作製法であり、3次元IC作製までに可能にしたのが、レーザーアニール(LA)法である。LA法は、溶融Si薄膜のレーザー光の反射率が固相のものより2倍以上増えるため、溶融温度上昇を自動的に抑える負帰還作用をもち、比較的安定に溶融結晶化ができる。そのため、雛形ではあるが3次元IC作製の報告までである。単結晶膜作製が主目的だったため、絶縁膜である熱酸化Si膜に穴を開けてできた単結晶Si基板表面のシード領域<sup>脚注5)</sup>と堆積Si薄膜とを接触させ、その領域から溶融固化を行う、いわゆるラテラル(横方向)エピタキシーを多くの方法は用いていた。もちろん、シードがないものも少なくはなかった。ただ、多層構造における下層デバイスへの熱的影響を避けるために、ビーム径は小さく、完全単結晶膜作製を目指していたため、安定な結晶成長をもたらす急激な溶融固化が起こらないように、紫外光のパルスレーザーではなく、可視光で連続発振(continuous wave, CW)のレーザーを用い、かつ結晶の横方向成長を決めるレーザー光の走引速度も1~10cm/sぐらいと極端に速くはなかった<sup>脚注6)</sup>。また当時、SOIの膜厚が反転層厚さほどに薄いことがデバイス特性向上に好ましいことが知られていなかったためか、膜厚が500nm前後と厚く、可視光レーザーを用いる要因でもあった。さらに、その厚い膜全体が均一に溶融し、比較的緩慢に固化するので、現在のものより結晶粒が大きく、欠陥密度も少なかった。しかし、今日要求されているTFTに使うSi薄膜のプロセス温度は、できれば450°C以下であり、Si膜厚も100nm以下と薄くなっている。このような要求に対し当時のLA法を適用しても、局部的に立派な結晶粒はできるが、基板は損傷し、また、ビーム径が小さく、走引速度も遅いため生産性は上がらず、とても産業には適さない。これに対して、熱損傷の少ないパルスレーザーで、光吸収長が短く、表面加熱ができるPELA法が注目された<sup>29),30)</sup>。しかし、その先駆的研究者がある講演(1997年)で、「あなたの結晶化膜は、昔の3次元ICの研究でつくっていたレーザー結晶化膜の膜質よりも悪く、後退しているのでは？」とのコメントをもらっている。これは、良質な結晶化Si薄膜の「低温作製と量産」という二つのキーワードを同時に満たす技術的な困難さを、PELA法の開発当時は、十分に理解されていなかったためであろうか。

脚注5 結晶化の種となる領域であり、当時でも、現在のPLA法のように、自発的に発生した結晶核を結晶化の種とする方法も少なくなかった。

脚注6 バルク結晶の引上げ速度が1~4 mm/minであることを考えれば、当時としては、かなり速いものであった。

### コーヒーブレイク 3

AM型駆動方式にはTFTを用いる方法以外にも一つ、酸化物薄膜の両面を金属膜で挟んだコンデンサーによる2端子駆動素子MIM (Metal-Insulator-Metal) を用いる方法がある。MIMは、構造が簡単で作製が容易に思えるが、高いグレースケールを出すなどのより高精細な画面を要求するには、より高い加工精度が大面積にわたり必要とされ、技術的にもコスト的にも無理があるため、その使用は小型のディスプレイなどに限られるようになっている<sup>31)</sup>。



## A2. TFTの動作原理

### A2.1 TFTの対称的な電流式<sup>1)</sup>

TFTは、ソース領域・ドレイン領域に対して原理的に対称的な構造であるが、式 (2.12) や式 (2.14) も、対称的な電流式とすることができる。ゲート-ドレイン間電圧 $V_{gd} = V_g - V_d$ を用いて、式 (2.12) は次式のとおりに変形できる。

$$\begin{aligned} I_{ds} &= \frac{\kappa}{2} \left[ (V_{gs} - V_{th})^2 - \{(V_{gs} - V_{th}) - V_{ds}\}^2 \right] \\ &= \frac{\kappa}{2} \left\{ (V_{gs} - V_{th})^2 - (V_{gd} - V_{th})^2 \right\} \end{aligned} \quad (\text{A2.1})$$

電圧範囲による制約条件

$$V_{gs} - V_{th} < 0 \quad \text{のとき} \quad V_{gs} - V_{th} = 0$$

$$V_{gd} - V_{th} < 0 \quad \text{のとき} \quad V_{gd} - V_{th} = 0$$

確かに、制約条件のおかげで、飽和領域 $V_{ds} > V_{gs} - V_{th}$ のとき、すなわち、 $V_{gd} - V_{th} < 0$ のとき、式 (2.14) となる。式 (A2.1) は、 $V_{ds}$ の符号にかかわらずそのまま使える、すなわち、 $V_{ds}$ の負のとき $I_{ds}$ も負となり線形領域も飽和領域も正しく表しているので便利である。

### A2.2 半導体のエネルギーバンド

エネルギーバンドとは、物質の中で電子のとりうるエネルギー準位を表したものである。シュレーディンガー方程式において、結晶の周期ポテンシャルを仮定することで、導くことができる。なお、TFTで用いられる材料の一つの有機半導体などでは、必ずしもエネルギー準位が物質の中の全体に広がった帯状態、すなわちバンドを形成しているわけでもないが、ここでは、ひとまず、エネルギーバンドという言葉を使う。

金属と半導体と絶縁体のエネルギーバンドを、**図 A2.1** に示す。水素原子のエネルギー準位のように、物質の中でも電子のとりうるエネルギー準位は、あるエネルギー範囲に限定される。電子が占有していないエネルギー準位を伝導帯、占有しているエネルギー準位を価電子帯、エネルギー準位が存在しないエネルギー範囲を禁制帯またはバンドギャップという。電子を自動車にたとえるなら、エネルギー準位は車線にたとえられる。

**図 (a)** は金属で、電子が占有しているエネルギー準位では、いわば電子は大渋滞しており、移動することができない。しかしながら、すぐ隣に電子が占有していないエネルギー準位があり、

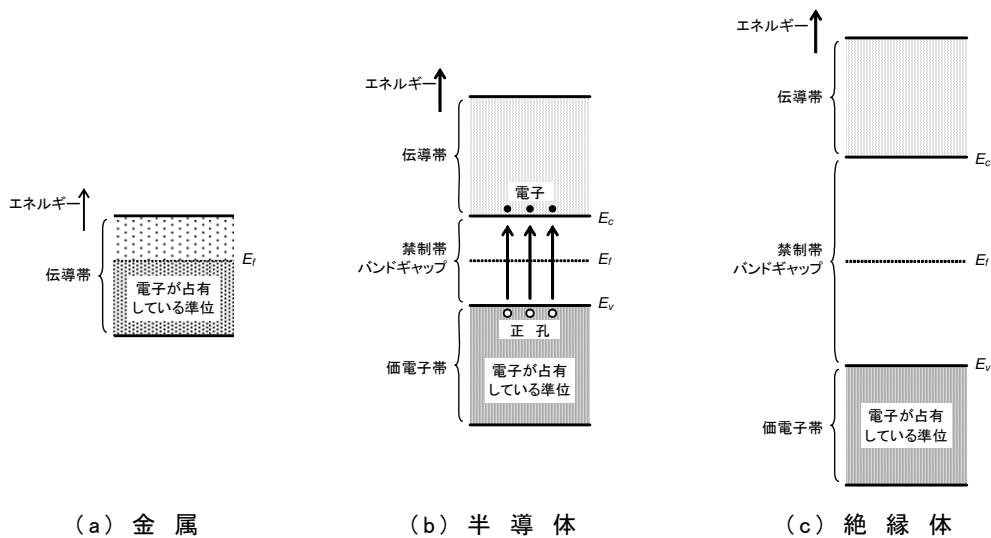


図 A2.1 金属と半導体と絶縁体のエネルギーバンド

電子は容易にこのエネルギー準位に車線を変更して、移動することができるようになる。ゆえに、金属は導体となる。

図 (b) は半導体で、 $E_c$ は伝導帯の下端を示し、 $E_v$ は価電子帯の上端を示す。伝導帯と価電子帯の間にバンドギャップが存在する。金属と同様に、価電子帯の電子は移動することができないが、いくらかのエネルギーを得てバンドギャップを越えて伝導帯へ昇れば、移動することができるようになる。また、価電子帯から電子が抜けた穴が正孔（ホール）であり、渋滞の中の1台分の空きスペースであるので、自動車が順々に詰めていくことにより、正孔は移動することができる。なお、有機半導体では、 $E_c$ に当たるのは最低非占有分子軌道であり、 $E_v$ に当たるのは最高占有分子軌道である。

図 (c) は絶縁体で、定性的には半導体と同じであるが、バンドギャップが広く、電子が伝導帯へ昇るのは難しい。ゆえに、絶縁体は文字どおり絶縁体となる。

金属・半導体・絶縁体の電気伝導率を図 A2.2 に示す。一般向けの半導体の本では、しばしば、半導体とは、導体と絶縁体間の電気伝導率をもつもの、と説明されている。これは、間違っていないが、本質ではない。電子デバイスの構成材料としては、半導体とは、導体にも絶縁体にもなるもの、と定義すべきである。すなわち、電界効果やドーパントのドーピングによって、導体から絶縁体までの電気伝導率をもたせることができるものである。電界効果で電気伝導率を制御することで、通常の MOSFET と同じく TFT も、スイッチや増幅器として用いることができる。また、ドーパントのドーピングで電気伝導率を制御することで、ソース領域やドレイン領域や通常の MOSFET のポリシリコンゲートを、電極として用いることができるわけである。

エネルギーバンドをより詳しく見ると、おのおののエネルギーに対する準位の密度をエネルギー準位密度または状態密度といい、いわばおのおのの車線の広さに当たり、伝導帯や価電子帯の中で一様ではなく、伝導帯および価電子帯では、それぞれ次式で表される。

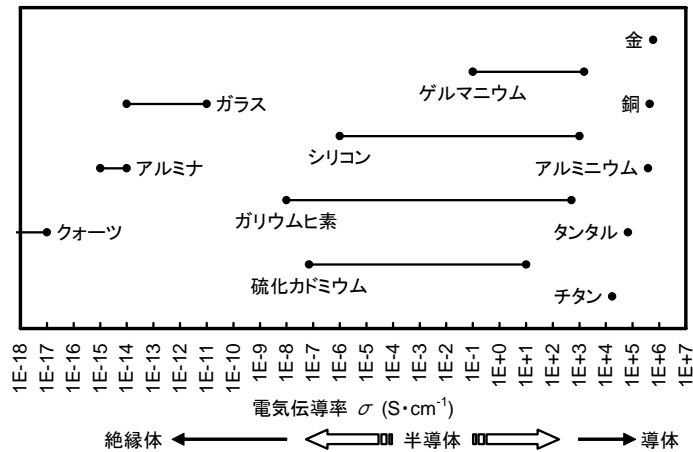


図 A2.2 金属・半導体・絶縁体の電気伝導率

$$N(E) = 4\pi \left( \frac{2m_e}{h^2} \right)^{\frac{3}{2}} (E - E_c)^{\frac{1}{2}} \quad (\text{A2.2})$$

$$N(E) = 4\pi \left( \frac{2m_h}{h^2} \right)^{\frac{3}{2}} (E_v - E)^{\frac{1}{2}} \quad (\text{A2.3})$$

### A2.3 エネルギー準位の占有確率

電子を水にたとえるなら、フェルミ準位 $E_f$ は水面であり、おおまかにいえば、 $E_f$ より上のエネルギー準位は、電子が占有しておらず、 $E_f$ より下のエネルギー準位は、電子が占有している、というエネルギーである。より正しくは、 $E_f$ より上のエネルギー準位にも電子が占有しているものがあり、 $E_f$ より下のエネルギー準位にも電子が占有していないものがあるので、電子占有確率は、ある分布関数として表される。このとき、 $E_f$ は、エネルギー準位を電子が占有している確率が 1/2 となるエネルギーとして定義される。

電子や正孔のようなフェルミ粒子が従うべきフェルミ・ディラック統計によれば、エネルギー準位 $E$ の電子占有確率は、フェルミ・ディラック分布関数で表される。

$$f_{FD}(E) = \frac{1}{1 + \exp\left(\frac{E - E_f}{E_T}\right)} \quad (\text{A2.4})$$

ここで、 $E_T = kT/q$ は熱エネルギー [J] を電圧 [eV] に換算したもので、熱電圧という。しばしば現れる定数なので、室温 $T = 300$  [K] では $E_T = 25.9$  [meV] であることは、覚えておくとよい。 $f_{FD}$ を、**図A2.3**に示す。実際、 $f_{FD}(E_f) = 1/2$ となる。高温になるほど、 $E_f$ より上のエネルギー準位で電子が占有している確率や、 $E_f$ より下のエネルギー準位で電子が占有していない確率が増加する。おおざっぱに言えば、 $E_f$ より $E_T$ くらい上のエネルギー準位まで電子が占有しているものがあり、 $E_f$ より

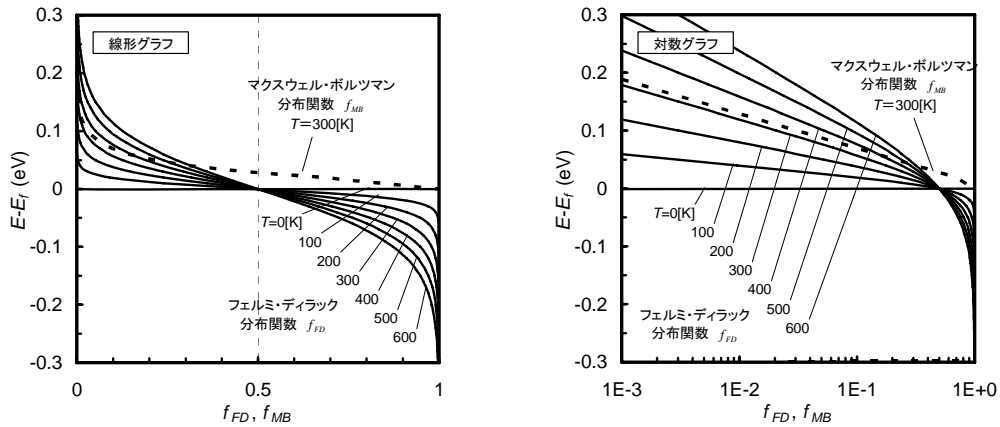


図 A2.3 フェルミ・ディラック分布関数とマクスウェル・ボルツマン分布関数

$E_T$  くらい下のエネルギー準位まで電子が占有していないものがある。また、正孔占有確率は、電子が占有していない確率であるから、 $1-f_{FD}$  である。

簡便のために、任意の  $T$  に対する  $f_{FD}$  を、 $T=0$  [K] のときの  $f_{FD}$ 、すなわち、0 K 近似や階段関数近似で、近似することがある。また、 $E-E_f \gg E_T$  のとき、マクスウェル・ボルツマン分布関数で近似できる。

$$f_{MB}(E) = \exp\left(-\frac{E-E_f}{E_T}\right) \quad (\text{A2.5})$$

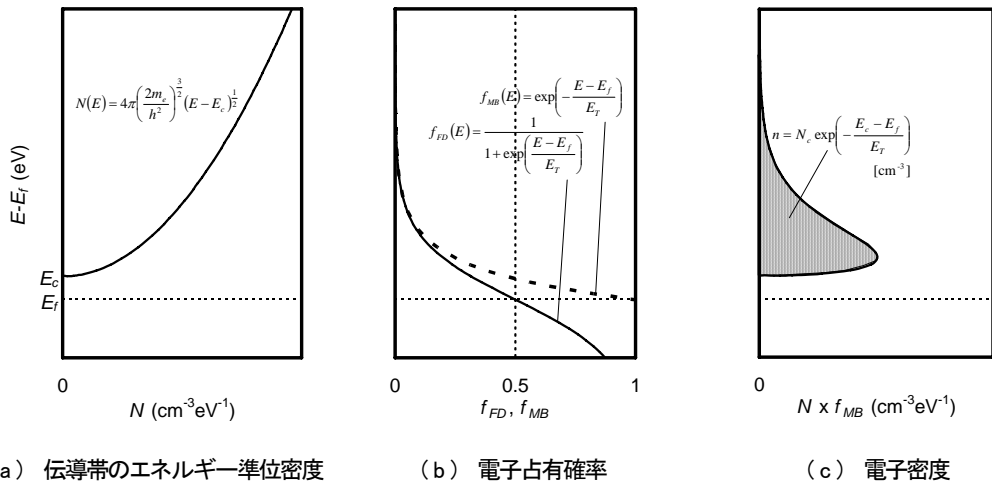
$f_{MB}$  も、図 A2.3 に示す。 $E-E_f \gg E_T$  のとき、線形グラフでは、 $f_{FD}$  は急速にゼロとなるが、対数グラフでは、 $f_{FD}$  を  $f_{MB}$  で近似できることがわかる。

## A2.4 半導体のキャリア密度

$N$  と  $f_{FD}$  や  $f_{MB}$  の積をエネルギーで積分することで、電子密度が得られる。すなわち、おのおのの車線の広さと、自動車がある確率の積を、すべての車線に対して足しあわせることで、すべての自動車の数が得られる。伝導帯の  $N$  と  $f_{FD}$  や  $f_{MB}$  と電子密度を、図 A2.4 に示す。式 (A2.2) と式 (A2.5) を代入すると、電子密度  $n$  は、次式のキャリア密度方程式で表される。ここで、 $N_c = 2(2\pi m_e kT/h^2)^{3/2}$  は、伝導帯の実効状態密度と呼ばれるもので、伝導帯のすべてのエネルギー準位を考慮したとき、 $E_c$  に  $N_c$  をおいたときの  $n$  が、等しくなるようにしたものである。

$$n = \int N f_{MB} dE = N_c \exp\left(-\frac{E_c - E_f}{E_T}\right) \quad (\text{A2.6})$$

また、同様に、正孔占有確率は  $1-f_{FD}$  であることも用いて、正孔密度  $p$  は、次式で表される。ここで、 $N_v$  は、価電子帯の実効状態密度である。

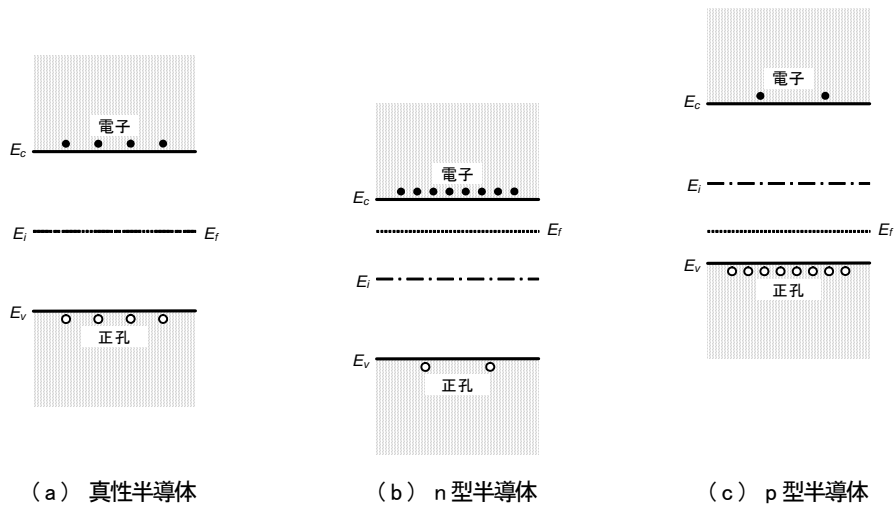


図A2.4 伝導帯のエネルギー準位密度と電子占有確率と電子密度

$$p = N_v \exp\left(-\frac{E_f - E_v}{E_T}\right) \quad (\text{A2.7})$$

$n = p$  で共に比較的少ない半導体を真性半導体,  $n > p$  の半導体をn型半導体,  $n < p$  の半導体をp型半導体という。半導体の導電型とエネルギーバンドを, 図A2.5 に示す。真性半導体では,  $E_c$  も  $E_v$  も  $E_f$  から遠くなり, ほぼ  $E_c$  と  $E_v$  の中間である真性フェルミ準位  $E_i$  に,  $E_f$  が位置する。  $E_f = E_i$  であり, 電子とその抜け穴である正孔の密度は等しいので,  $n = p =$  真性キャリア密度  $n_i$  とおくと, 式 (A2.6) から,  $n_i = N_c \exp(-(E_c - E_i)/E_T)$ , 式 (A2.7) から,  $n_i = N_v \exp(-(E_i - E_v)/E_T)$  が成り立つので,  $n$  と  $p$  は, 次式で表される。

$$n = n_i \exp\left(\frac{E_f - E_i}{E_T}\right) \quad (\text{A2.8})$$



図A2.5 半導体の導電型とエネルギーバンド

$$p = n_i \exp\left(\frac{E_i - E_f}{E_T}\right) \quad (\text{A2.9})$$

n型半導体では、式 (A2.6) で $E_c$ が $E_f$ に近づき、また、式 (A2.8) で $E_f - E_i$ が大きくなり、まさに指数関数的に $n$ が大きくなる。p型半導体では、式 (A2.7) で $E_v$ が $E_f$ に近づき、また、式 (A2.9) で $E_i - E_f$ が大きくなり、やはり指数関数的に $p$ が大きくなる。逆に、 $n$ や $p$ がわかっているとき、 $E_f$ は、次式で表される。

$$E_f - E_i = E_T \ln\left(\frac{n}{n_i}\right) \quad (\text{A2.10})$$

$$E_i - E_f = E_T \ln\left(\frac{p}{n_i}\right) \quad (\text{A2.11})$$

半導体の導電型の変化は、電界効果やキャリア注入やドーパントのドーピングによって起こる。電界効果としては、半導体に絶縁膜を介して正電圧印加すれば、半導体の中に電子が誘起されて、n型半導体となり、負電圧印加すれば、正孔が誘起されて、p型半導体となる。キャリア注入としては、もちろん電子を注入すれば、n型半導体となり、正孔を注入すれば、p型半導体となる。

ドーパントをドーピングしたときのエネルギーバンドを、**図A2.6**に示す。ドーパントのドーピングとしては、半導体に電子を与えるドナーを添加すれば、n型半導体となる。例えば、半導体であるSiに対して、ドナーとしては、リン (P) やヒ素 (As) などが挙げられる。SiはIV族元素であり、4個の価電子をもつものに対して、PやAsはV族元素であり、5個の価電子をもつ。Siの結晶格子にPやAsが置換すると、過剰な価電子は、わずかなイオン化エネルギーだけ $E_c$ よりも低いエネルギーにドナー準位 $E_d$ を形成し、室温の熱エネルギーで容易にイオン化して、電子を生成する。また、多量のドナーをドーピングしたときは、 $E_d$ が $E_f$ より下となり、ドナー準位の電子占有確率も $f_{FD}$ で与えられるので、すべてのドナーがイオン化しているわけではない。さらに多量のドナーをヘビードープすると、 $E_c$ が $E_f$ より下となることもあり得る。一方、半導体に正孔を与えるアクセプタを添加すれば、p型半導体となる。たとえば、Siに対して、アクセプタとしては、ボロン (B) などが挙げられる。BはIII族元素であり、3個しか価電子をもたない。Siの結晶格子にBが置換すると、欠損した価電子は、わずかなイオン化エネルギーだけ $E_v$ よりも高いエネルギーにアクセプタ準位 $E_a$ を形成し、室温の熱エネルギーで容易にイオン化して、正孔を生成する。また、多量のアクセプタをドーピングしたときは、ドナーの場合と同じである。

式 (A2.6) と式 (A2.7) の積から、次式が成り立つ。

$$np = N_c N_v \exp\left(-\frac{E_c - E_v}{E_T}\right) = N_c N_v \exp\left(-\frac{E_g}{E_T}\right) \quad (\text{A2.12})$$

ここで、 $E_g = E_c - E_v$ はバンドギャップである。材料や温度が定まり、かつ熱平衡状態であれば、 $np$ は一定となる。これを、集合作用の法則という<sup>脚注1</sup>。真性半導体での $n = p = n_i$ と式 (A2.12) から、 $n_i$ は、次式で表される。

脚注1 従来の教科書では、質量作用の法則と書かれているが、式 (A2.12) には質量は表れないので、これはmassの誤訳であろう<sup>2)</sup>。

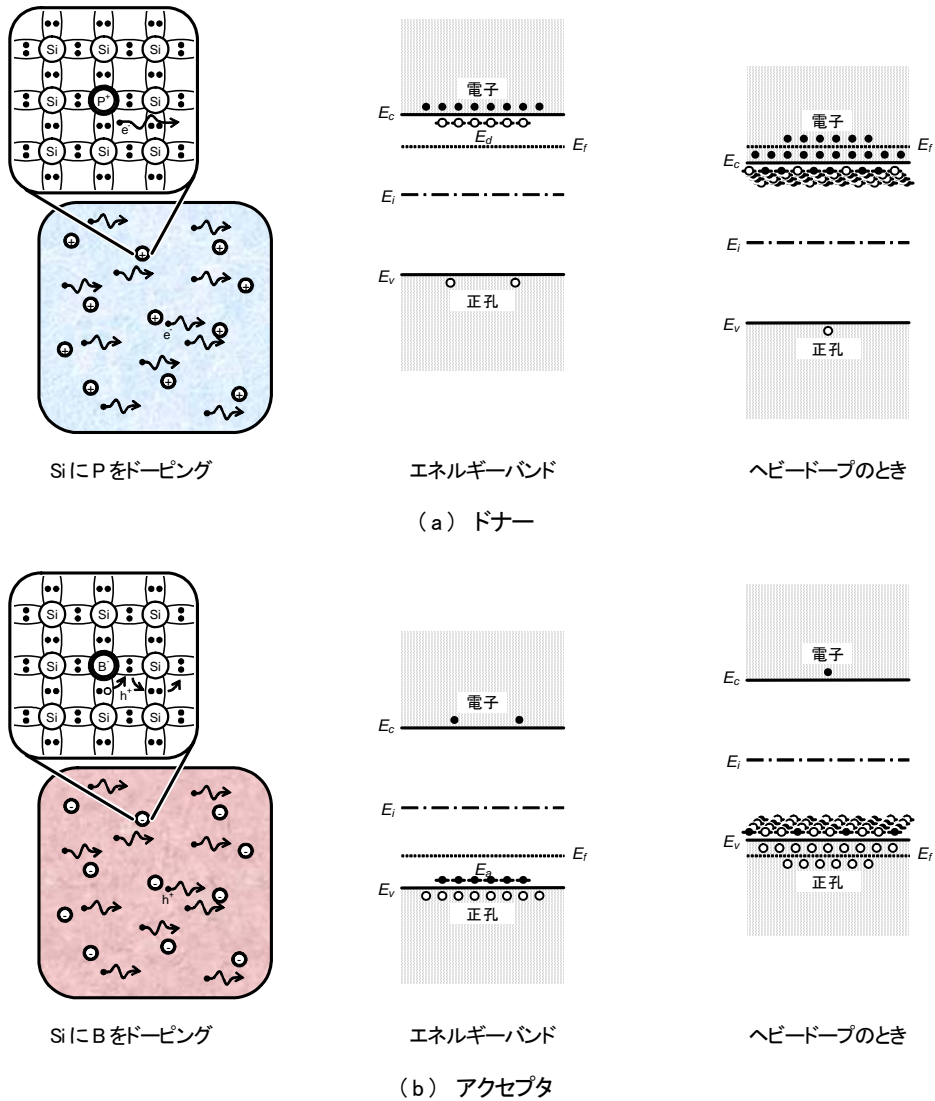


図 A2.6 ドーパントとエネルギーバンド

$$n_i = (N_c N_v)^{\frac{1}{2}} \exp\left(-\frac{E_g}{2E_T}\right) \quad (\text{A2.13})$$

$n_i$ は、 $E_g$ と $E_T$ すなわち $T$ の関数で、 $E_g$ が大きいと $n_i$ は低くなり、また、 $T$ が高いと、 $n_i$ は高くなること  
がわかる。

## A2.5 ポアソン方程式とポテンシャル分布

ポアソン方程式は、静電場におけるポテンシャル分布を決める基本的な物理方程式である。

$$\frac{\partial^2 V}{\partial x^2} = -\frac{\rho}{\epsilon} \quad (\text{A2.14})$$

ただし、この式は、 $\epsilon$  が位置によらず一定とし、 $x$ 軸の1次元のみ考えている。 $\epsilon$  が位置によって変化するとき、 $(\partial/\partial x)(\epsilon \partial V/\partial x) = -\rho$ となる。さらに、空間の3次元とも考えるときは、 $\nabla \cdot (\epsilon \nabla V) = -\rho$ となる。より大きな枠組である電磁気学におけるマクスウェル方程式の一つであり、クーロンの法則 $F = (1/4\pi\epsilon)(q_1q_2/r^2)$ やガウスの法則 $\oint_S \epsilon \mathbf{E} d\mathbf{S} = Q$ も、この式から導くことができる。

空間の各点でポアソン方程式を解くことにより、ポテンシャル分布を求めることができる。ポアソン方程式は微分方程式であるので、なんらかの境界条件が必要である。また、ポテンシャルの2次微分を与えるということは、ポテンシャルの曲率を与えるということである。なお、考えている領域の両端の座標を $x_1$ と $x_2$ とするとき、電荷中性条件より、 $(\epsilon \partial V/\partial x)_2 - (\epsilon \partial V/\partial x)_1 = \int_{x_1}^{x_2} (\partial/\partial x)(\epsilon \partial V/\partial x) dx = -\int_{x_1}^{x_2} \rho dx = 0$ となる。考えている領域を十分に大きくとれば、 $(\epsilon \partial V/\partial x)_2 = (\epsilon \partial V/\partial x)_1 = 0$ となるはずであり、これらは矛盾しない。

たとえば、図A2.7(a)のような $\rho$ を仮定し、 $x_1$ において $V_1$ 、 $x_2$ において $(\partial V/\partial x)_2 = 0$ という境界条件を設定する。ポアソン方程式を解くと、領域Aでは $\rho = 0$ なので $\partial^2 V/\partial x^2 = 0$ および $\partial V/\partial x = 0$ より $V$ は一定となり、領域Bでは $\rho > 0$ なので $\partial^2 V/\partial x^2 < 0$ つまり $V$ は上に凸となり、領域Cでは再び $\rho = 0$ なので $\partial^2 V/\partial x^2 = 0$ つまり $\partial V/\partial x$ は一定となり、領域Dでは $\rho < 0$ なので $\partial^2 V/\partial x^2 > 0$ つまり $V$ は下に凸となり、ポテンシャル分布は図(a)に示すとおりとなる。なお、両端で $\partial V/\partial x = 0$ となる。実は、これは、後述のTFTのMISI構造のポテンシャル分布である。領域Aと領域Bはゲート端子で特に領域Bはキャリアが存在するごく薄い層に当たり、領域Cはゲート絶縁膜に当たり、領域Dはチャンネル領域に当たる。ただし、エネルギーバンドは、負電荷をもった電子に対するポテンシャルなので、縦軸が上下逆となる。

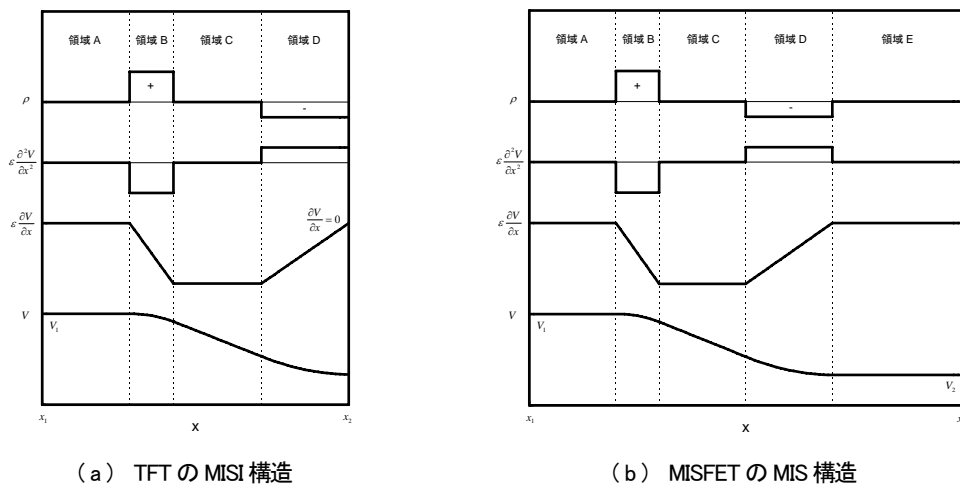


図 A2.7 ポアソン方程式とポテンシャル分布

この他、図(b)のような $\rho$ を仮定し、 $x_1$ において $V_1$ 、 $x_2$ において $V_2$ という境界条件を設定する。ポアソン方程式を解くと、ポテンシャル分布は図(b)に示すとおりとなる。実は、これは、通常のMOSFETのMOS構造のポテンシャル分布である。領域Dは空乏層に当たり、領域Eは半導体基板に当たる。

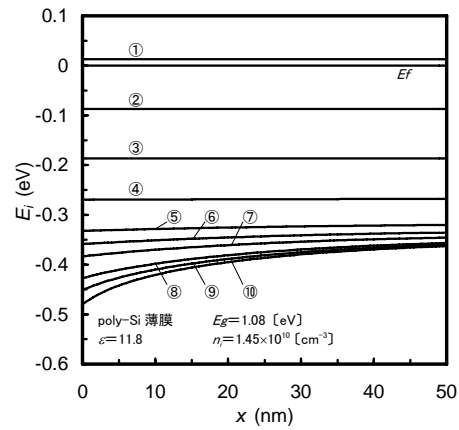
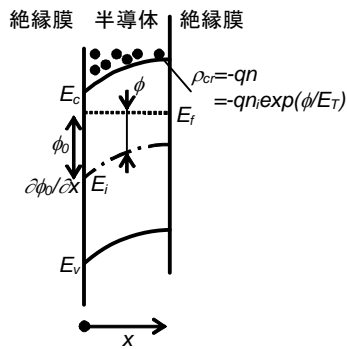


## A2.6 キャリアによるポテンシャル分布

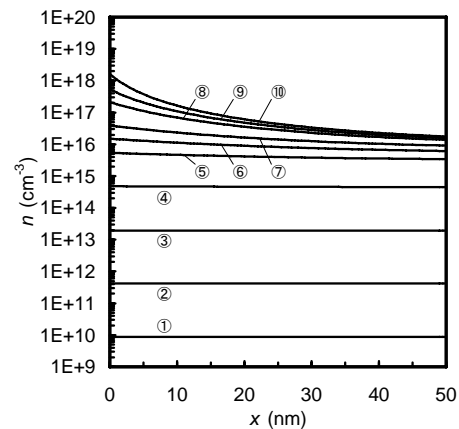
キャリアによる電荷密度分布から、適当な境界条件の下に、ポテンシャル分布を求めることができる。ここでは、キャリアによる電荷密度分布から、半導体の膜厚方向のポテンシャル分布を求める<sup>3),4)</sup>。

前述のとおり、ポテンシャル分布を決める基本的な物理方程式が、ポアソン方程式 (A2.14) である。ポアソン方程式において、 $\epsilon$  を半導体の誘電率 $\epsilon_s$ で置き換え、また、 $V = -(E_c - E_v(\text{電圧無印加})) = -(E_v - E_v(\text{電圧無印加})) = -(E_i - E_i(\text{電圧無印加}))$ で、ここでは $E_i(\text{電圧無印加}) = E_f$  であるので、 $V$  をポテンシャル $\phi = E_f - E_i$  で置き換えると、ポアソン方程式は、次式で表される。

$$\frac{\partial^2 \phi}{\partial x^2} = -\frac{\rho}{\epsilon_s} \quad (\text{A2.15})$$



エネルギーバンドの曲がり



キャリア密度

図 A2.8 キャリアによるエネルギーバンドの曲がり

なお、 $V$ や $\phi$ はポテンシャルで単位は[V]であり、例えば $V$  [V]の位置に電子が存在するときのエネルギーは $-qV$  [J]となるが、[eV]に換算すると $-qV/q = -V$  [eV]と、符号が逆となるだけで元の値に戻る。一方、 $E_f$ や $E_i$ などのエネルギー準位はもともと電子のエネルギーで単位は[eV]である。ゆえに、エネルギー準位が[eV]で表してあれば、ポテンシャルとエネルギー準位との間の換算係数は単に-1、すなわち、電子の電荷が負であるため符号が逆となるだけである。あるいは、エネルギーバンドを、ポテンシャル[V]で表していると考えても、矛盾しない。よって、前述の $\phi = E_f - E_i$ を用いても、単位換算に問題はない。

半導体の中のポテンシャル分布を、絶縁膜に挟まれたn型半導体を用いて、詳しく説明する。これは、TFTの基本構造であり、後述のより詳しい動作原理を説明するときにも用いる。キャリアによるエネルギーバンドの曲がり方を、**図A2.8**に示す。 $\rho_{cr}$ はキャリアによる半導体内電荷密度である。 $n \gg p$ とすると、式(A2.8)から、 $\rho_{cr}$ は、次式で表される。

$$\rho_{cr} = -qn = -qn_i \exp\left(\frac{\phi}{E_T}\right) \quad (\text{A2.16})$$

なお、通常のMOSFETでは、 $\rho$ は主にドーパントのイオンによるが、真性半導体を用いるTFTでは、 $\rho$ は主に $\rho_{cr}$ による。式(A2.15)に式(A2.16)を代入し、微分方程式を解き、境界条件として、 $x=0$ で $\phi = \phi_0$ と $\partial\phi/\partial x = (\partial\phi/\partial x)_0$ とすると、 $\phi$ は、次式で表される。

$$\begin{aligned} & \frac{2qn_i E_T}{\varepsilon_s} \exp\left(\frac{\phi_0}{E_T}\right) \left(\frac{\partial\phi}{\partial x}\right)_0^{-2} - 1 > 0 \quad \text{のとき} \\ & \phi = E_T \ln\left(\frac{\varepsilon_s E_T a^2}{2qn_i} \sec^2\left(\frac{a}{2}(x-b)\right)\right) \\ & a = \left\{ \frac{2qn_i E_T}{\varepsilon_s} \exp\left(\frac{\phi_0}{E_T}\right) \left(\frac{\partial\phi}{\partial x}\right)_0^{-2} - 1 \right\}^{\frac{1}{2}} \frac{\left(\frac{\partial\phi}{\partial x}\right)_0}{E_T} \\ & b = -\frac{2}{a} \arctan\left(\frac{\left(\frac{\partial\phi}{\partial x}\right)_0}{E_T a}\right) \\ & \frac{2qn_i E_T}{\varepsilon_s} \exp\left(\frac{\phi_0}{E_T}\right) \left(\frac{\partial\phi}{\partial x}\right)_0^{-2} - 1 < 0 \quad \text{のとき} \\ & \phi = E_T \ln\left(\frac{\varepsilon_s E_T a^2}{2qn_i} \operatorname{cosech}^2\left(\frac{a}{2}(x-b)\right)\right) \\ & a = \left[ -\left\{ \frac{2qn_i E_T}{\varepsilon_s} \exp\left(\frac{\phi_0}{E_T}\right) \left(\frac{\partial\phi}{\partial x}\right)_0^{-2} - 1 \right\}^{\frac{1}{2}} \frac{\left(\frac{\partial\phi}{\partial x}\right)_0}{E_T} \right] \quad (\text{A2.17}) \\ & b = \frac{2}{a} \operatorname{arccoth}\left(\frac{\left(\frac{\partial\phi}{\partial x}\right)_0}{E_T a}\right) \end{aligned}$$

ここで、 $a$ として虚数も許せば、 $(2qn_i E_T / \varepsilon_s) \exp(\phi_0 / E_T) (\partial\phi / \partial x)_0^{-2} - 1$ の符号にかかわらず、どちらの式を用いてもよい。

式 (A2.17) と式 (A2.8) で表される, 実際のエネルギーバンドの曲がりとキャリア密度も, 図 A2.8 に示す。ここでは, 多結晶シリコン (poly-Si) 薄膜を想定し,  $E_i$ の原点を $E_f$ とし, いくつかの境界条件 $\phi_0$ と $(\partial\phi/\partial x)_0$ を仮定している。例えば, ①~④では, 薄膜の全体で $\phi$ が低く $\rho_{cr}$ が低いので, 式 (A2.15) から決まるとおり $\phi$ が曲がっていない。⑧~⑩では,  $x=0$  近くで $\phi$ が高く $\rho_{cr}$ が高いので,  $\phi$ が大きく曲がっている。

逆に, 裏面界面から表面界面へとエネルギーバンドを見てみると, ⑧~⑩では, 裏面界面で $E_i < E_f$ であるから,  $\rho_{cr} < 0$ となり, 式 (A2.15) から $\partial^2\phi/\partial x^2 > 0$ となり,  $\phi$ は下に凸となり, エネルギーバンドは符号が逆となり上に凸となる。すると, 裏側界面より少し内側では, エネルギーバンドは下に下がり,  $\phi$ が増加し,  $n$ が増加し,  $|\rho_{cr}|$ が増加し,  $\partial^2\phi/\partial x^2$ が増加し, エネルギーバンドはさらに上に凸となる。こうして, 裏側界面から表側界面へとエネルギーバンドは大きく下に下がっていて,  $n$ は大きく増加している。

## A2.7 キャリアのドリフト

電子や正孔は電荷を帯びているので, 電界があるところでは, 熱運動の他に, 平均的に電界の方向の速度で移動していく。これを, ドリフトという。電子は負電荷を帯びているので, 電子のドリフトの流れ密度 $F_{drift}$ は, ドリフト速度 $v_{drift}$ と電界強度 $E$ すなわち電位勾配 $\partial V/\partial x$ を用いて, 次式で表される。

$$F_{drift} = nv_{drift} = -n\mu E = \mu m \frac{\partial V}{\partial x} \quad (\text{A2.18})$$

$\mu$ は,  $v_{drift}$ と電界強度 $E$ との間の比例定数, すなわち $v_{drift} = -\mu E$ で, 移動度という。ポテンシャルとドリフトの関係, 図A2.9に示す。正孔の場合は, 符号が逆となる。

$\mu$ は, 半導体材料やフォノン散乱やイオン散乱により決まる。フォノン散乱とは, 半導体原子の熱振動による散乱で, 温度に依存する。イオン散乱とは, ドーパントなどによる荷電粒子による電氣的なクーロン散乱で, 荷電粒子の密度に依存する。ドーパントなどの荷電粒子は, そのまわりに広がりがデバイ長 $L_D = (\epsilon_s E_T / qn)^{1/2}$ 程度のポテンシャルの山をつくる。ここで,  $\epsilon_s$ は, 半導体薄膜の誘電率である。その結果として, キャリア輸送が妨げられ, 移動度が低下する。

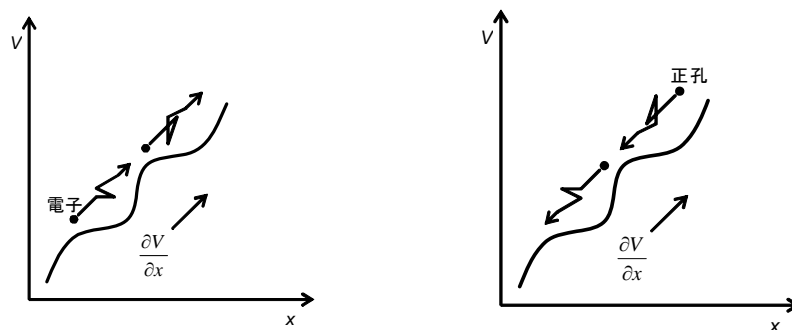


図 A2.9 ポテンシャルとドリフト

## A2.8 キャリアの拡散

煙が濃いところから薄いところに拡散していくように、電子や正孔も濃いところから薄いところへ拡散していく。電子の拡散の流れ密度 $F_{diff}$ は、電子密度勾配 $\partial n/\partial x$ を用いて、次式で表される。

$$F_{diff} = -D \frac{\partial n}{\partial x} \quad (\text{A2.19})$$

$D$ は比例定数で、拡散係数という。キャリア密度と拡散の関係を、**図 A2.10** に示す。正孔の場合も、 $n$ が $p$ となるだけである。

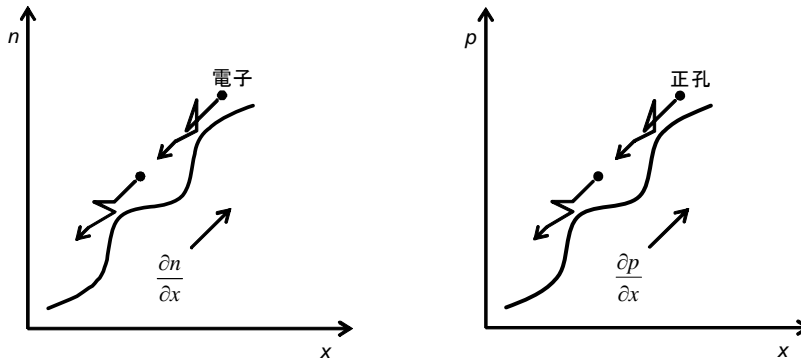


図 A2.10 キャリア密度と拡散

## A2.9 アインシュタインの関係とキャリア流<sup>5)</sup>

粒子運動を熱力学的に考察することで得られるアインシュタインの関係は、次式で表される。

$$\frac{\mu}{D} = \frac{q}{kT} = \frac{1}{E_T} \quad (\text{A2.20})$$

これは、直感的には、 $\mu$ は、ドリフトに関するものなので、そのドライビングフォースである $q$ に比例し、 $D$ は、拡散に関するものなので、そのドライビングフォースである $kT$ に比例し、それぞれ規格化すれば、キャリアの動きやすさは等しい、ととらえることができる。

$\partial\phi/\partial x$ と $\partial n/\partial x$ が存在するとき、式 (A2.6), (A2.18), (A2.19), (A2.20) から、電子流密度 $F$ は、次式で表される。

$$F = F_{drift} + F_{diff} = \mu n \frac{\partial V}{\partial x} - D \frac{\partial n}{\partial x} = -\mu n \frac{\partial E_f}{\partial x} \quad (\text{A2.21})$$

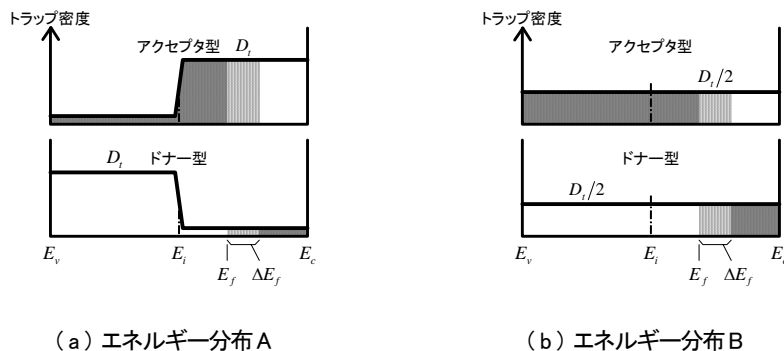
すなわち、 $F$ は、 $n$ と $\partial E_f/\partial x$ に比例する。逆にいえば、正味の電子流のないところでは、 $n=0$ であるか、 $E_f$ が一定である。前述のとおり、電子を水に、 $E_f$ を水面にたとえたことにも、相通じるもの

がある。 $n=0$ ではなく、 $E_f$ が一定であるときに、 $F_{drift} \neq 0$ で、 $F_{diff} \neq 0$ であることもあり得るが、 $F_{drift}$ と $F_{diff}$ が、向きが反対で大きさが等しくなり、打ち消し合って、正味の電子流はない。正孔流の場合も、同じである。

エネルギーバンドを見れば、式 (A2.6) や式 (A2.7) から $n$ や $p$ がわかり、同時に、 $\partial E_f / \partial x$ がわかるので、式 (A2.21) からキャリア輸送がわかる。このように、キャリア密度とキャリア輸送が同時にわかることが、電子デバイスの動作原理を説明するうえでエネルギーバンドを用いることの、最大の利点の一つである。

### A2.10 捕獲準位の帯電型と電気特性<sup>6)</sup>

アクセプタ型捕獲準位は、 $E_f$ より下では負帯電してしまうので、電荷中性条件すなわちチャージニュートラルリティが保たれるように、電圧無印加でのエネルギーバンドを上げる。ドナー型捕獲準位は、 $E_f$ より上では正帯電してしまうので、電圧無印加でのエネルギーバンドを下げる。しかしながら、それ以外は、電気特性に与える影響は同じである。アクセプタ型捕獲準位とドナー型捕獲準位のエネルギー分布の例を、**図A2.11**に示す。この例では、どちらのエネルギー分布も、 $E_i$ から $E_c$ と $E_v$ に対して対称なので、電圧無印加での $E_i$ は $E_f$ に等しく、このとき正味の帯電はない。また、 $E_f$ が $\Delta E_f$ だけ変化するとき、**図 (a)**では、アクセプタ型捕獲準位が、 $D_i \Delta E_f$ だけ中性から負帯電に変化するので、 $-qD_i \Delta E_f$ だけの電荷変化が生じる。一方、**図 (b)**では、アクセプタ型捕獲準位が、 $D_i \Delta E_f / 2$ だけ中性から負帯電に変化するので、 $-qD_i \Delta E_f / 2$ だけの電荷変化が生じ、さらに、ドナー型捕獲準位が、 $D_i \Delta E_f / 2$ だけ正帯電から中性に変化するので、 $-qD_i \Delta E_f / 2$ だけの電荷変化が生じ、全体ではやはり $-qD_i \Delta E_f$ だけの電荷変化が生じる。すなわち、アクセプタ型捕獲準位とドナー型捕獲準位の和が同じであれば、電気特性に与える影響は同じとなる。逆にいえば、電気特性だけから、アクセプタ型捕獲準位とドナー型捕獲準位を区別することは、不可能である。よって、本書でも区別せずに説明する。



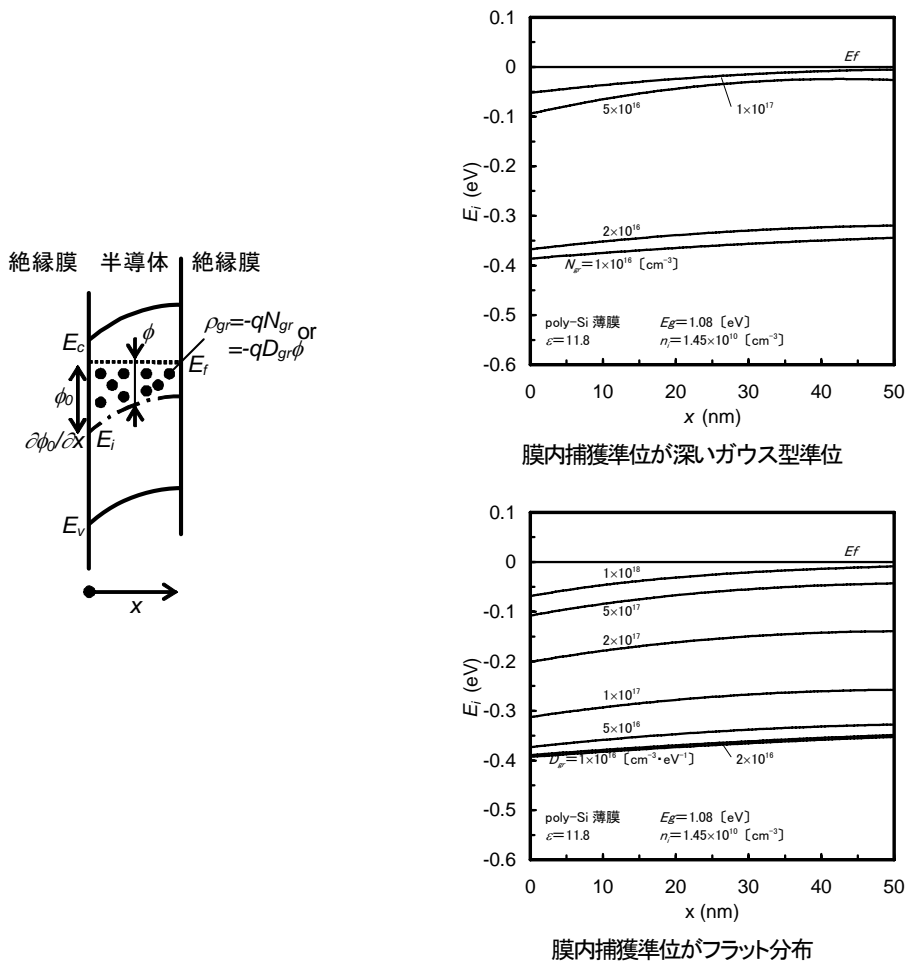
**図 A2.11** アクセプタ型捕獲準位とドナー型捕獲準位のエネルギー分布の例

## A2.11 膜内捕獲準位によるポテンシャル分布

膜内捕獲準位による電荷が存在するときの半導体の膜厚方向のポテンシャル分布を、詳しく説明する。膜内捕獲準位によるエネルギーバンドの曲がりを、**図A2.12**に示す。ここで、 $N_{gr}$ は帯電膜内捕獲準位密度で、エネルギーバンドの位置にかかわらず一定とし、 $D_{gr}$ は膜内捕獲準位密度で、バンドギャップの中で分布するのでエネルギーバンドの位置によって変化するとし、 $\rho_{gr}$ は膜内捕獲準位による膜内電荷密度である。なお、ここでは、 $N_{gr}$ や $D_{gr}$ が十分に高い場合を考え、キャリアによる電荷は無視している。

膜内捕獲準位が、深い準位かつ $E_i$ 付近のガウス型準位であるときには、 $\phi$ がある程度より高ければ、膜内捕獲準位はすべて帯電していると近似できるので、 $\rho_{gr}$ は、次式で表される。なお、空間固定電荷があるときも、同じ取扱いでよい。

$$\rho_{gr} = -qN_{gr} \quad (\text{A2.22})$$



**図 A2.12** 膜内捕獲準位によるエネルギーバンドの曲がり

一方、膜内捕獲準位が、バンドギャップの中で深い準位から浅い準位までフラットな分布であるときには、0 K近似に従って、膜内捕獲準位は $E_f$ より下では負帯電するので、次式で表される。

$$\rho_{gr} = -qD_{gr}\phi \quad (\text{A2.23})$$

膜内捕獲準位が深いガウス型準位であるときには、式 (A2.15) に式 (A2.22) を代入し、境界条件として、 $x=0$  で $\phi=\phi_0$ と $\partial\phi/\partial x=(\partial\phi/\partial x)_0$ とすると、 $\phi$ は、次式で表される。

$$\phi = \frac{qN_{gr}}{2\varepsilon_s}x^2 + \left(\frac{\partial\phi}{\partial x}\right)_0 x + \phi_0 \quad (\text{A2.24})$$

一方、膜内捕獲準位がフラット分布であるときには、式 (A2.15) に式 (A2.23) を代入し、微分方程式を解くと、 $\phi$ は、次式で表される。

$$\phi = \phi_0 \cosh\left[\left(\frac{qD_{gr}}{\varepsilon_s}\right)^{\frac{1}{2}}x\right] + \left(\frac{qD_{gr}}{\varepsilon_s}\right)^{-\frac{1}{2}}\left(\frac{\partial\phi}{\partial x}\right)_0 \sinh\left[\left(\frac{qD_{gr}}{\varepsilon_s}\right)^{\frac{1}{2}}x\right] \quad (\text{A2.25})$$

式 (A2.24) と式 (A2.25) で表される、実際のエネルギーバンドの曲がりも、図A2.12 に示す。ここでは、poly-Si薄膜を想定し、いくつかの $N_{gr}$ と $D_{gr}$ と境界条件 $\phi_0$ と $(\partial\phi/\partial x)_0$ を仮定している。膜内捕獲準位が深いガウス型準位であるときも、フラット分布であるときも、おおよそこのような上に凸の曲がりとなる。

## A2.12 界面捕獲準位によるポテンシャル分布

界面捕獲準位による電荷が存在するときの半導体と絶縁膜の界面付近の膜厚方向のポテンシャル分布を、詳しく説明する。界面捕獲準位によるエネルギーバンドの折れを、図A2.13 に示す。ここで、 $\phi_{it}$ は界面ポテンシャル、 $N_{it}$ は帯電界面捕獲準位密度、 $D_{it}$ は界面捕獲準位密度、 $\rho_{it}$ は界面捕獲準位による界面電荷密度、 $(\partial\phi/\partial x)_i$ は界面の半導体側のポテンシャル勾配、 $(\partial\phi/\partial x)_s$ は界面の絶縁体側のポテンシャル勾配である。

膜内捕獲準位と同様に、界面捕獲準位が深いガウス型準位であるときには、 $\rho_{it}$ は、次式で表される。

$$\rho_{it} = -qN_{it} \quad (\text{A2.26})$$

一方、界面捕獲準位がフラット分布であるときには、次式で表される。

$$\rho_{it} = -qD_{it}\phi_{it} \quad (\text{A2.27})$$

界面捕獲準位が深いガウス型準位であるときには、界面でのガウスの法則 $\varepsilon_s(\partial\phi/\partial x)_i - \varepsilon_s(\partial\phi/\partial x)_s = \rho_{it}$ に式 (A2.26) を代入すると、次式が成り立つ。

$$\left(\frac{\partial\phi}{\partial x}\right)_s = \frac{\varepsilon_i}{\varepsilon_s}\left(\frac{\partial\phi}{\partial x}\right)_i + \frac{qN_{it}}{\varepsilon_s} \quad (\text{A2.28})$$

一方、膜内捕獲準位がフラット分布であるときには、界面でのガウスの法則に式 (A2.26) を代入すると、次式が成り立つ。

$$\left(\frac{\partial\phi}{\partial x}\right)_s = \frac{\varepsilon_i}{\varepsilon_s}\left(\frac{\partial\phi}{\partial x}\right)_i + \frac{qD_{it}}{\varepsilon_s}\phi_{it} \quad (\text{A2.29})$$

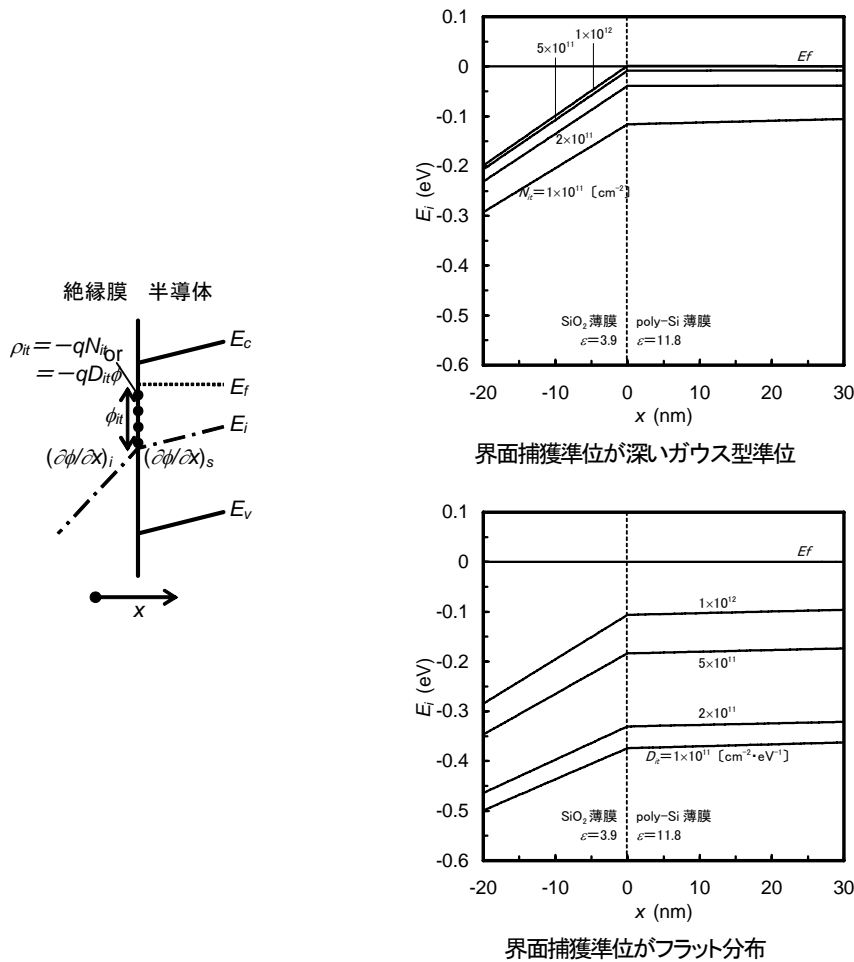


図 A2.13 界面捕獲準位によるエネルギー準位の折れ

式 (A2.28) と式 (A2.29) で表される, 実際のエネルギーバンドの折れも, 図A2.13 に示す。ここでは, poly-Si薄膜とSiO<sub>2</sub>薄膜の界面を想定し,  $N_{gr}$ や $D_{gr}$ は存在しないとし, いくつかの $N_{it}$ と $D_{it}$ と境界条件 $\phi_{it}$ と $(\partial\phi/\partial x)_s$ を仮定している。界面捕獲準位が深いガウス型準位であるときも, フラット分布であるときも, おおよそこのような上に尖の折れとなる。

### A2.13 粒界捕獲準位によるポテンシャル分布

粒界捕獲準位が存在する多結晶半導体の結晶粒界付近のポテンシャル分布などを, 本文と一部は重複しているが, 詳しく説明する。粒界捕獲準位による空乏層とポテンシャルバリアを, 図A2.14 に示す。半導体薄膜に垂直に結晶粒界が位置しているとする。ここで,  $L_{gr}$ は結晶粒径,  $N_{gb}$ は帯電粒界捕獲準位密度,  $D_{gb}$ は粒界捕獲準位密度,  $N_d$ はドナー密度である。結晶粒界では, 粒界捕獲準位が負帯電して, 一方, 結晶粒界の両側では, キャリアが減少して, 空乏層を形成し, ドーパント



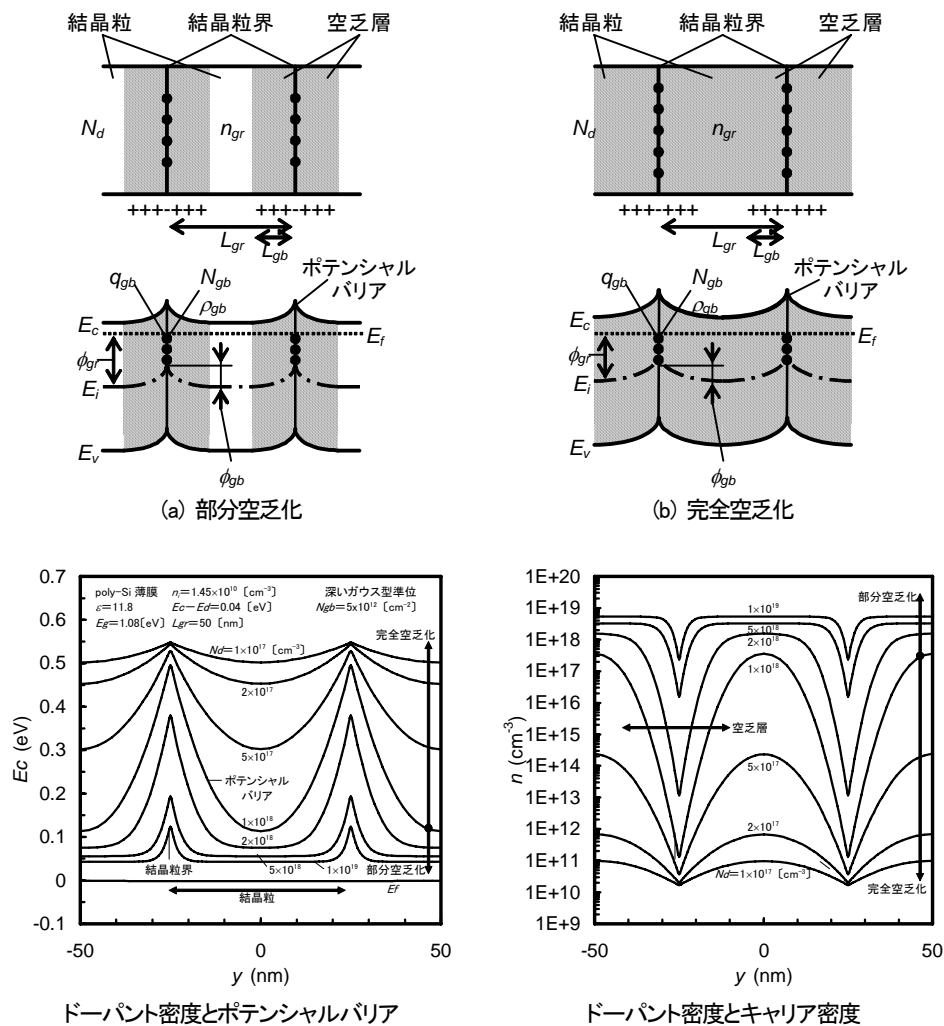


図 A2.14 粒界捕獲準位による空乏層とポテンシャルバリア

による空間電荷領域を形成する。この空間電荷領域が、結晶粒界にポテンシャルバリアを形成する。 $L_{gb}$ は空乏層幅、 $\rho_{gb}$ は粒界捕獲準位による粒界電荷密度、 $\phi_{gr}$ は結晶粒の中央のポテンシャル $E_F - E_i$ 、 $n_{gr}$ は結晶粒の中央の $n$ 、 $\phi_{gb}$ は結晶粒界のポテンシャルバリアである。比較的、 $L_{gr}$ が大きく、 $N_{gb}$ が低く、 $N_d$ が高いときは、図 (a) に示すように、結晶粒の一部に空乏層が広がる部分空乏化となる。逆に、比較的、 $L_{gr}$ が小さく、 $N_{gb}$ が高く、 $N_d$ が低いときは、図 (b) に示すように、結晶粒の全体に空乏層が広がる完全空乏化となる。

デバイスシミュレーション<sup>7)~9)</sup>による実際の $\phi_{gb}$ と $n$ も、図A2.14 に示す。ここでは、poly-Si薄膜を想定している。実際には、結晶粒界に近づくとともに、 $n$ は徐々に少なくなり、明確な空乏層の境界は、存在しない。また、特に高い $N_d$ では、部分空乏化の結晶粒の中央でも、準位占有確率に従ってドナー準位のイオン化率が低くなり、 $n \neq N_d$ となる。ここでは、横方向に電圧印加していないから、正味のキャリア流はないので、 $E_F$ は一定である。すなわち、左側の結晶粒から結晶粒界に向かってエネルギーバンドは上がっているのに、逆の方向のキャリアのドリフトがあり、キャリア密度は薄くなっているのに、この方向のキャリアの拡散があり、これらのドリフトと拡散が打ち消し合って、

正味のキャリア流はない。結晶粒界から右側の結晶粒に向かっても、同じである。

膜内捕獲準位や界面捕獲準位と同様に、粒界捕獲準位が深いガウス型準位であるときには、 $\rho_{gb}$ は、次式で表される<sup>10),11)</sup>。

$$\rho_{gb} = -qN_{gb} \quad (\text{A2.30})$$

一方、粒界捕獲準位がフラット分布であるときには、次式で表される。

$$\rho_{gb} = -qD_{gb}(\phi_{gr} - \phi_{gb}) \quad (\text{A2.31})$$

チャージニュートラルリティが保たれるように、空乏層の正電荷は、粒界捕獲準位の負電荷と、量が等しい。

$$qL_{gb}N_d = -\frac{\rho_{gb}}{2} \quad (\text{A2.32})$$

式 (A2.15) に、空乏層での $\rho=qN_d$ を代入し、境界条件として、結晶粒の中央の $y=0$ で $\phi=0$ と $\partial\phi/\partial y=0$ とすると、 $\phi=-(qN_d/2\epsilon_s)y^2$ となる。 $y=L_{gb}$ とすると、 $\phi_{gb}$ は、結晶粒と結晶粒界の $\phi$ の差で、次式で表される。

$$\phi_{gb} = \frac{qL_{gb}^2 N_d}{2\epsilon_s} \quad (\text{A2.33})$$

部分空乏化は、次式で表される

$$L_{gb} < \frac{L_{gr}}{2} \quad (\text{A2.34})$$

一方、完全空乏化は、次式で表される。

$$L_{gb} = \frac{L_{gr}}{2} \quad (\text{A2.35})$$

粒界捕獲準位が深いガウス型準位であるときには、部分空乏化のときは、式 (A2.33) に式 (A2.32) を代入し、さらに式 (A2.30) を代入すると、 $\phi_{gb}$ は、次式で表される。

$$\phi_{gb} = \frac{qN_{gb}^2}{8\epsilon_s N_d} \quad (\text{A2.36})$$

また、部分空乏化の境界条件 (A2.34) は、変数を書き換えると、次式で表される。これは、左辺で表される粒界捕獲準位の負電荷が、右辺で表されるドナーがすべてイオン化したときの正電荷よりも、量が少ないことを意味している。

$$qN_{gb} < qL_{gr}N_d \quad (\text{A2.37})$$

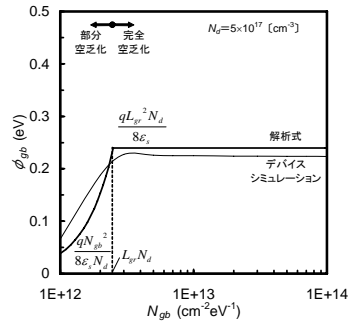
完全空乏化のときは、式 (A2.33) に式 (A2.35) を代入すると、 $\phi_{gb}$ は、次式で表される。

$$\phi_{gb} = \frac{qL_{gr}^2 N_d}{8\epsilon_s} \quad (\text{A2.38})$$

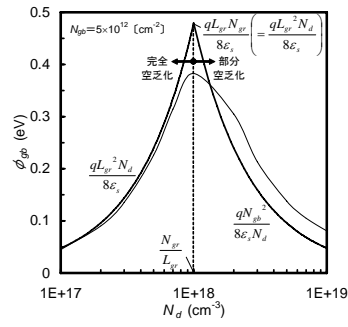
粒界捕獲準位はもはやすべて帯電していないので、結晶粒界で $E_f \approx E_i$ となり、 $\phi_{gr} \approx \phi_{gb}$ となる。

式 (A2.37) を境界条件として式 (A2.36) と式 (A2.38) などと表される、 $N_{gb}$ と $N_d$ と $\phi_{gb}$ と $\phi_{gr}$ の関係を、**図A2.15** (a) に示す。 $N_{gb}$ と $\phi_{gb}$ の関係では、低い $N_{gb}$ では部分空乏化で、 $N_{gb}$ が高くなるとともに $L_{gb}$ が広くなり、式 (A2.36) に従って $\phi_{gb}$ が高くなり、一方、高い $N_{gb}$ では完全空乏化で、 $L_{gb}=L_{gr}/2$ と一定となり、式 (A2.38) に従って、 $\phi_{gb}$ も一定となる。 $N_d$ と $\phi_{gb}$ の関係では、低い $N_d$ では

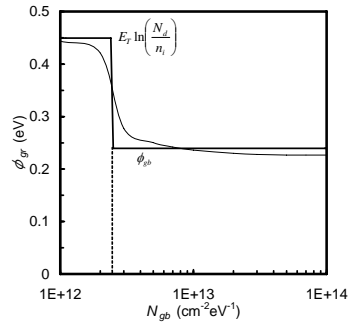
粒界捕獲準位密度と  
ポテンシャルバリア



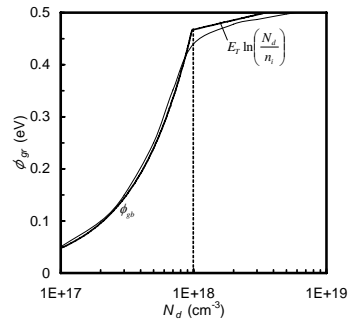
ドーパント密度と  
ポテンシャルバリア



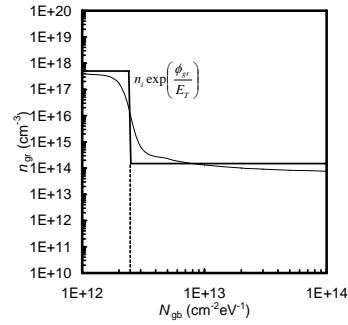
粒界捕獲準位密度と  
結晶粒の中央のポテンシャル



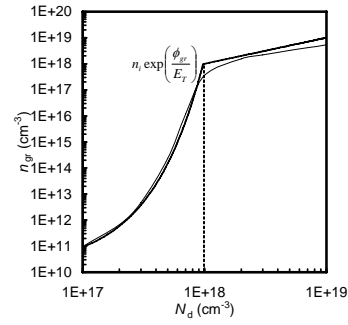
ドーパント密度と  
結晶粒の中央のポテンシャル



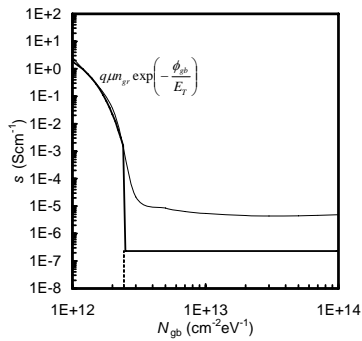
粒界捕獲準位密度と  
結晶粒の中央のキャリア密度



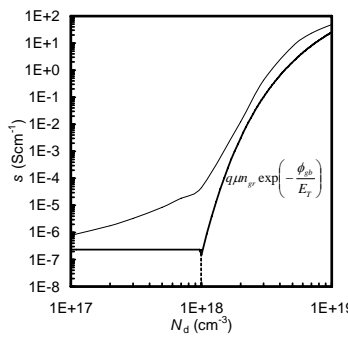
ドーパント密度と  
結晶粒の中央のキャリア密度



粒界捕獲準位密度と  
電気伝導率



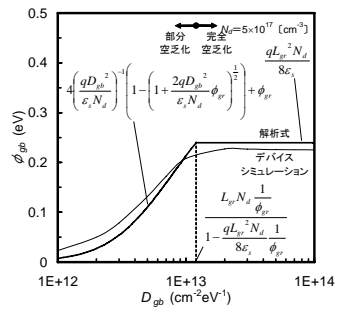
ドーパント密度と  
電気伝導率



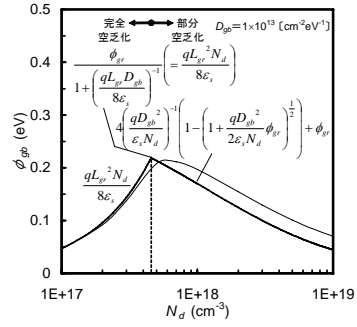
(a) 粒界捕獲準位が深いガウス型準位

図 A2.15 粒界捕獲準位密度とドーパント密度とポテンシャルバリアとキャリア密度と電気伝導率

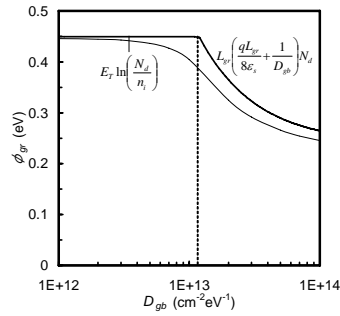
粒界捕獲準位密度と  
ポテンシャルバリア



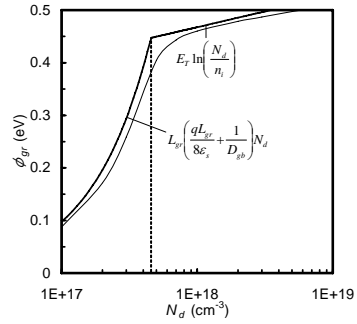
ドーパント密度と  
ポテンシャルバリア



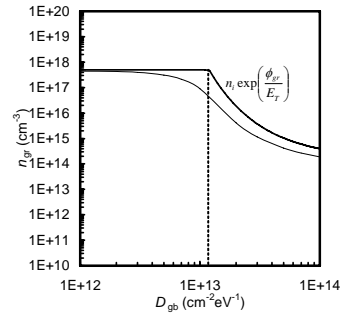
粒界捕獲準位密度と  
結晶粒の中央のポテンシャル



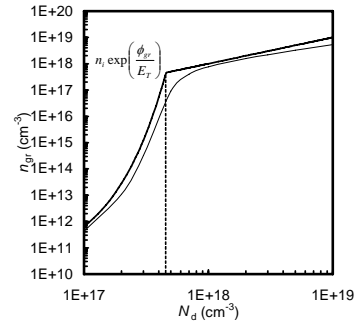
ドーパント密度と  
結晶粒の中央のポテンシャル



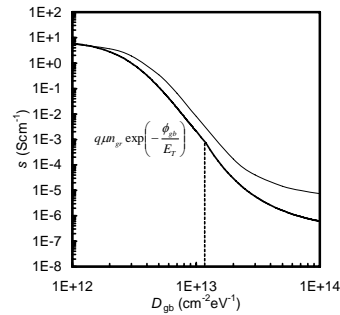
粒界捕獲準位密度と  
結晶粒の中央のキャリア密度



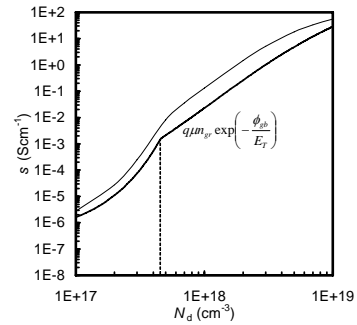
ドーパント密度と  
結晶粒の中央のキャリア密度



粒界捕獲準位密度と  
電気伝導率



ドーパント密度と  
電気伝導率



(b) 粒界捕獲準位がフラット分布

図 A2.15 粒界捕獲準位密度とドーパント密度とポテンシャルバリアとキャリア密度と電気伝導率

完全空乏化で、 $N_d$ が高くなるとともに、式 (A2.38) に従って $\phi_{gb}$ が高くなり、一方、高い $N_d$ では部分空乏化で、 $N_d$ が高くなるとともに $L_{gb}$ が狭くなり、式 (A2.36) に従って $\phi_{gb}$ が低くなる。

デバイスシミュレーションによる実際の $N_{gb}$ と $N_d$ と $\phi_{gb}$ と $\phi_{gr}$ の関係も、図 (a) に示す<sup>7),8)</sup>。実際には、粒界捕獲準位は0 K近似ではなく $f_{FD}$ に従って帯電し、また、 $f_{FD}$ に従ってドナー準位のイオン化率が低くなり、さらに、明確な空乏層の境界は存在せず式 (A2.33) は厳密には成り立たないので、解析式による計算値とデバイスシミュレーションによる実際の値には、わずかに差が生じている。しかしながら、おおよそ一致している。

一方、粒界捕獲準位がフラット分布であるときには、部分空乏化のときは、同様に式 (A2.33) に式 (A2.32) を代入し、さらに式 (A2.31) を代入し、2 次方程式の解の公式を用いると、 $\phi_{gb}$ は、次式で表される。

$$\phi_{gb} = 4 \left( \frac{qD_{gb}^2}{\varepsilon_s N_d} \right)^{-1} \left\{ 1 - \left( 1 + \frac{qD_{gb}^2}{2\varepsilon_s N_d} \phi_{gr} \right)^{\frac{1}{2}} \right\} + \phi_{gr} \quad (\text{A2.39})$$

なお、この式は、 $(qD_{gb}^2/\varepsilon_s N_d)\phi_{gr} \ll 1$  のときは、平方根を2次の項までテイラー展開し、 $N_{gb} = D_{gb}\phi_{gr}$ とおくと、式 (A2.36) に帰着する。また、部分空乏化の境界条件 (A2.34) は、変数を書き換えると、次式で表される。これは、左辺で表される完全空乏化するときの粒界捕獲準位の負電荷が、右辺で表されるドナーがすべてイオン化したときの正電荷よりも、量が少ないことを意味している。

$$qD_{gb} \left( \phi_{gr} - \frac{qL_{gr}^2 N_d}{8\varepsilon_s} \right) < qL_{gr} N_d \quad (\text{A2.40})$$

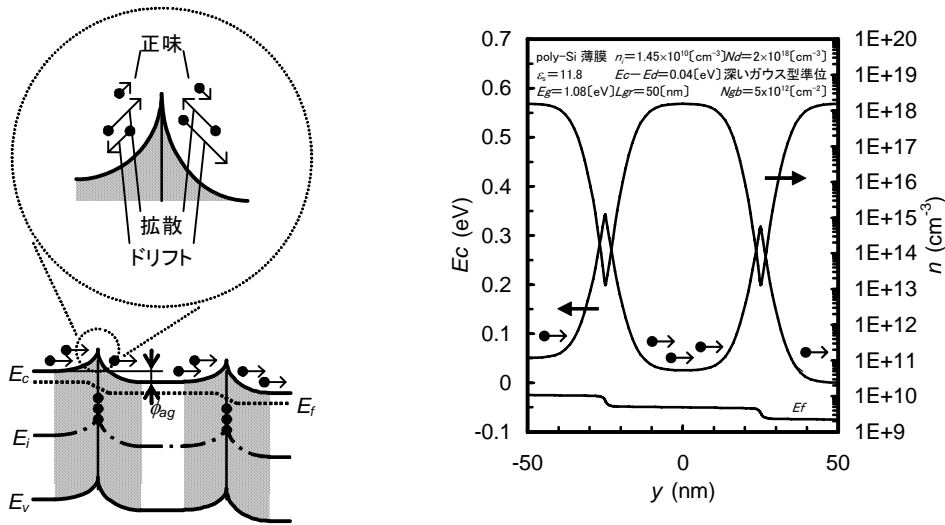
完全空乏化のときは、同様に、 $\phi_{gb}$ は、式 (A2.38) で表される。式 (A2.31) に式 (A2.32) と式 (A2.38) を代入し、さらに式 (A2.35) を代入すると、 $\phi_{gr}$ は、次式で表される。

$$\phi_{gr} = L_{gr} \left( \frac{qL_{gr}}{8\varepsilon_s} + \frac{1}{D_{gb}} \right) N_d \quad (\text{A2.41})$$

式 (A2.40) を境界条件として式 (A2.39) と式 (A2.38) と式 (A2.41) などと表される、 $D_{gb}$ と $N_d$ と $\phi_{gb}$ と $\phi_{gr}$ の関係を、図 (b) に示す。粒界捕獲準位が深いガウス型準位であるときと比較すると、 $N_{gb} = D_{gb}\phi_{gr}$ とおくと、定性的には、図 (a) と図 (b) は、同様の傾向であるが、定量的には、特に $\phi_{gb}$ が高い範囲で、差が見られる。これは、 $\phi_{gb}$ が高くなるとともに、式 (A2.31) に従って $\rho_{gb}$ が低くなり、式 (A2.32) と式 (A2.33) に従って $\phi_{gb}$ が低くなり、といった自己整合性による。

粒界捕獲準位が深いガウス型準位であるときもフラット分布であるときも、部分空乏化のときも完全空乏化のときも、 $n_{gr}$ は、 $\phi_{gr}$ の定義から、 $n_{gr} = n_i \exp(\phi_{gr}/E_T)$ で表される。 $N_{gb}$ と $N_d$ と $n_{gr}$ の関係も、図A2.15 に示す。

横方向に電圧印加したときの、ポテンシャルバリアを越えるキャリアを、図A2.16 に示す。ここでは、横方向に電圧印加しているから、正味のキャリア流があるので、 $E_A$ は傾いている。すなわち、左側の結晶粒から結晶粒界に向かってエネルギーバンドは上がっているので、逆の方向のキャリア



図A2.16 ポテンシャルバリアを越えるキャリア

のドリフトがあり、キャリア密度は薄くなっているため、この方向のキャリアの拡散があり、拡散からドリフトを減じた差が、正味のキャリア流となる。一方、結晶粒界から右側の結晶粒に向かって、エネルギーバンドは下がっているため、この方向のキャリアのドリフトがあり、キャリア密度は濃くなっているため、逆方向のキャリアの拡散があり、ドリフトから拡散を減じた差が、正味のキャリア流となる。これらの正味のキャリア流は、もちろん同じである。つまり、結晶粒界から左右の結晶粒に向かって、エネルギーバンドの変化すなわちポテンシャルバリアは左側よりも右側が高いので、ドリフトは左右で差があり、一方、キャリア密度の変化は同じであるため、拡散は左右で同じであり、これらの差が、ポテンシャルバリアを越えるキャリアの起源である。なお、正味のキャリア流は  $F = -\mu n (\partial E_f / \partial x)$  で表されるが、キルヒホッフの電流則から  $F$  は一定であるため、結晶粒内では、 $n$  が高く  $|\partial E_f / \partial x|$  が小さく、粒界近傍では  $n$  が低く  $|\partial E_f / \partial x|$  が大きくなる。

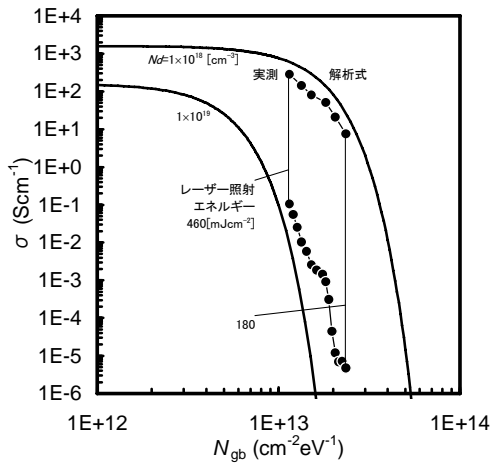
$\phi_{gb}$  と  $n_{gr}$  から、電気伝導率  $\sigma$  が求められる。おおざっぱには、 $\phi_{gr}$  よりも高いエネルギーをもつキャリア密度は、電子占有確率として  $f_{MB}$  を用いて、 $n_{gr} \exp(-\phi_{gr}/E_T)$  となるため、 $\sigma$  は、次式で表される<sup>9)</sup>。

$$\sigma = q \mu_{gb} n_{gr} \quad (\text{A2.42})$$

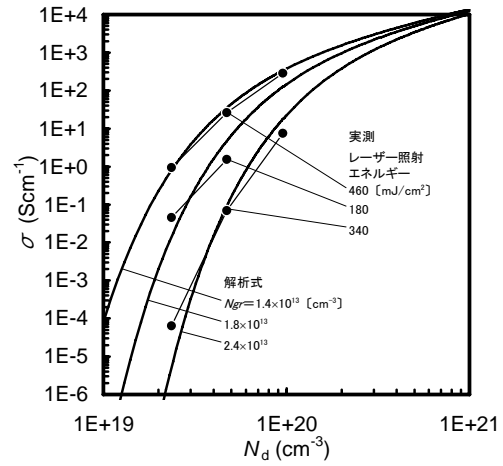
$$\mu_{gb} = \mu \exp\left(-\frac{\phi_{gb}}{E_T}\right) \quad (\text{A2.43})$$

$N_{gb}$ 、 $N_{gb}$  と  $N_d$  と  $\sigma$  の関係も、図A2.15 に示す。図 (b) の  $D_{gb}$  と  $\phi_{gr}$  の関係では、高い  $D_{gb}$  では完全空乏化で、 $N_d$  と  $\phi_{gr}$  の関係では、低い  $N_d$  では完全空乏化で、 $\phi_{gb}$  が一定または低くなるもの、 $\phi_{gr}$  が低くなり、 $n$  が低くなり、 $\sigma$  は低くなる。すなわち、ポテンシャルバリアは低くなるもの、キャリア密度も低くなるため、電気伝導率は低くなる。結晶粒径が小さくなることによる完全空乏化のときにも、同じことが起こる。

$\sigma$  の実測と解析式の比較を、図A2.17 に示す<sup>12)</sup>。ここでは、後述するレーザー結晶化におけるレ



粒界捕獲準位密度と電気伝導率



ドーパント密度と電気伝導率

図 A2.17 電気伝導率の実測と解析式の比較

レーザー照射エネルギーが変化すると、 $N_{gb}$ が変化すると仮定している。実測と解析式が、よく一致していることがわかる。

部分空乏化のときは、より詳しくは、式 (A2.43) の代わりに、結晶粒界の両側でドリフトと拡散を考慮し、結晶粒界の両側のポテンシャル差 $\phi_{ag}$ をとすると、次式が成り立つ<sup>13)~16)</sup>。

$$\mu_{gb} = u_{ag} \exp\left(-\frac{\phi_{gb}}{E_T}\right) \left\{ 1 - \exp\left(-\frac{\phi_{ag}}{E_T}\right) \right\} \left( \frac{\phi_{ag}}{L_{gr}} \right)^{-1}$$

$\phi_{gb} < E_T$  のとき

$$u_{ag} = \frac{\mu E_T \left( \frac{qn_{gr}}{2\epsilon_s} \right)^{\frac{1}{2}} \exp\left(\frac{\phi_{gb} + \phi_{ag}}{E_T}\right)}{(\phi_{gb} + \phi_{ag})^{\frac{1}{2}} \left( 1 + \frac{\phi_{gb} + \phi_{ag}}{3E_T} \right) + \phi_{gb}^{\frac{1}{2}} \left( 1 + \frac{\phi_{gb}}{3E_T} \right) \exp\left(\frac{\phi_{ag}}{E_T}\right)} \quad (\text{A2.44})$$

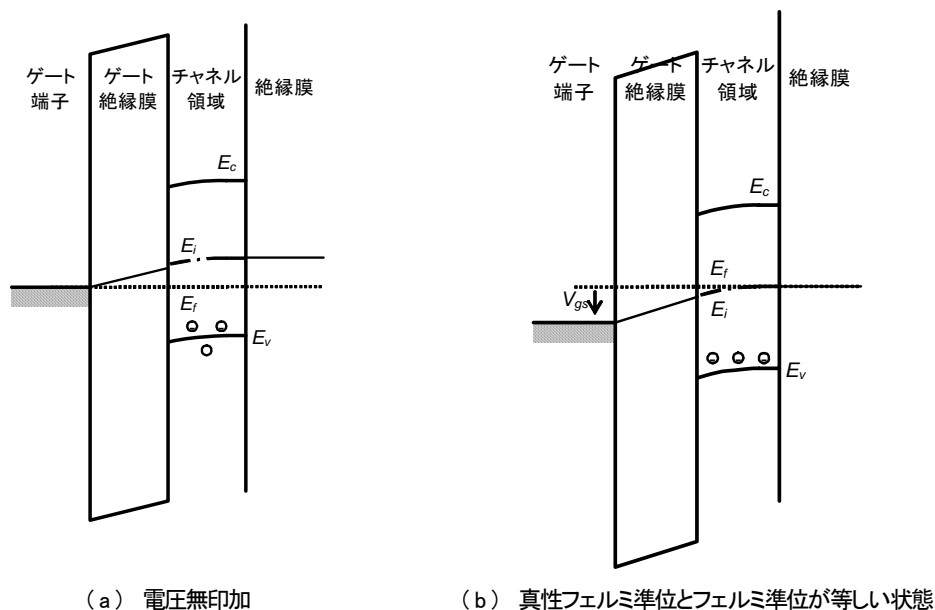
$\phi_{gb} > E_T$  のとき

$$u_{ag} = \frac{\mu \left( \frac{2qn_{gr}}{\epsilon_s} \right)^{\frac{1}{2}} \phi_{gb}^{\frac{1}{2}} (\phi_{gb} + \phi_{ag})^{\frac{1}{2}}}{\phi_{gb}^{\frac{1}{2}} + (\phi_{gb} + \phi_{ag})^{\frac{1}{2}}}$$

詳細な説明は参考文献を参照されたいが、式 (A2.43) と式 (A2.44) のいずれを使うべきかは、おのおの場合による。

## A2.14 ドーパントがあるときの金属/絶縁膜/半導体/絶縁膜構造のエネルギーバンド

TFTには、さまざまな構成材料やデバイス構造や製造プロセスがあり、意図的または不可避に、チャンネル領域にドーパントが入ることもある。チャンネル領域にドーパントがあるときのエネルギーバンドを、**図A2.18**に示す。ここではアクセプタがあるときを示す。図(a)は、電圧無印加のときのエネルギーバンドである。チャンネル領域が真性半導体であるときと同様に、やはり、 $E_f$ は等しくなるので、チャンネル領域のエネルギーバンドは上がる。図(b)は、ゲート端子にわずかに正電圧印加し、真性フェルミ準位とフェルミ準位が等しい状態のエネルギーバンドである。通常のドーパント密度すなわち  $10^{16}$  [cm<sup>-3</sup>] 程度では、チャンネル領域が真性半導体であるときと同様に、チャンネル領域の全体のエネルギーバンドが下がる。それ以降は、ドーパントがないときと同様である。すなわち、 $V_{gs}$ から真性フェルミ準位とフェルミ準位が等しい状態になるまでの電圧を差し引いておけば、それ以外は、同様の議論が成り立つ。



**図 A2.18** ドーパントがあるときのエネルギーバンド

## A2.15 金属/絶縁膜/半導体/絶縁膜構造のポテンシャル分布

MISI 構造の  $\phi$  や  $n$  は、一般的には、ポアソン方程式を、キャリア密度方程式で表される  $n$  と各種の捕獲準位による電荷密度と、ガウスの法則による表面界面と裏面界面の境界条件を考慮しながら解くことで、求めることができる。



$$\begin{aligned}
\frac{\partial^2 \phi}{\partial x^2} &= -\frac{\rho}{\epsilon_s} \\
\rho &= \rho_{cr} + \rho_{gr} \\
\rho_{cr} &= -qn_i \exp\left(\frac{\phi}{E_T}\right) \\
\rho_{gr} &= -qN_{gr}, -qD_{gr}\phi, \text{ etc.} \\
\text{表面界面の境界条件} & \tag{A2.45} \\
\left(\frac{\partial \phi}{\partial x}\right)_{fr} &= \frac{\epsilon_i}{\epsilon_s} \left(\frac{\partial \phi}{\partial x}\right)_{fri} - \frac{\rho_{fr}}{\epsilon_s} \\
\rho_{fr} &= -qN_{fr}, -qD_{fr}\phi_{fr}, \text{ etc.} \\
\text{裏面界面の境界条件} & \\
\left(\frac{\partial \phi}{\partial x}\right)_{bk} &= \frac{\epsilon_i}{\epsilon_s} \left(\frac{\partial \phi}{\partial x}\right)_{bki} + \frac{\rho_{bk}}{\epsilon_s} \\
\rho_{bk} &= -qN_{bk}, -qD_{bk}\phi_{bk}, \text{ etc.}
\end{aligned}$$

ここで、 $_{fr}$ は表面界面すなわちゲート絶縁膜界面を表し、 $_{bk}$ は裏面界面を表し、 $(\partial\phi/\partial x)_{fri}$ は表面界面の絶縁体側のポテンシャル勾配を表し、 $(\partial\phi/\partial x)_{bki}$ は裏面界面の絶縁体側のポテンシャル勾配を表す。 $N_{gr}$ や $N_{fr}$ や $N_{bk}$ は、深いガウス型準位であるが、空間固定電荷があるときも、同じ取扱いでよい。ここでは、 $\phi > 0$ を想定し、キャリア密度として $n$ のみ、捕獲準位として $E_i$ から $E_c$ 側への捕獲準位のみ考慮しているが、 $\phi < 0$ を想定し、キャリア密度として $p$ も、捕獲準位として $E_i$ から $E_v$ 側への捕獲準位も考慮したり、また、両方を同時に考慮したりすると、さらに複雑になる。もちろん、現実の物理であるので解は存在し、数値計算により解くことは可能であり、それがデバイスシミュレーションであるが、解析式を一般的に求めるのは、困難あるいはほとんど不可能である。そこで、TFTの種類や動作領域によって、さまざまな仮定の下で、解析式を近似的に求めることになる。

## A2.16 捕獲準位と電流電圧特性

膜内と界面と粒界の捕獲準位では、電流電圧特性に与える影響が異なる。ここでは、それぞれの捕獲準位が、電流電圧特性に与える影響をまとめる。

膜内捕獲準位が多いと、しきい値下特性が悪くなり、しきい値電圧が上がり、オン電流が減る。また、チャンネル領域のキャリア輸送も、膜内捕獲準位の影響を受ける。捕獲準位が帯電すると、そのまわりに広がりゲート長 $L_D$ 程度のポテンシャルの山をつくるが、これは、通常のドーパントによるイオン散乱と同じである。その結果として、トランジスタ特性としては、移動度が小さくなり、オン電流が減る。さらに、前述のキャリア生成のメカニズムより、特にプール・フレンケル効果を伴うフォノン介在トンネリング (PAT) によるオフ電流も増える。

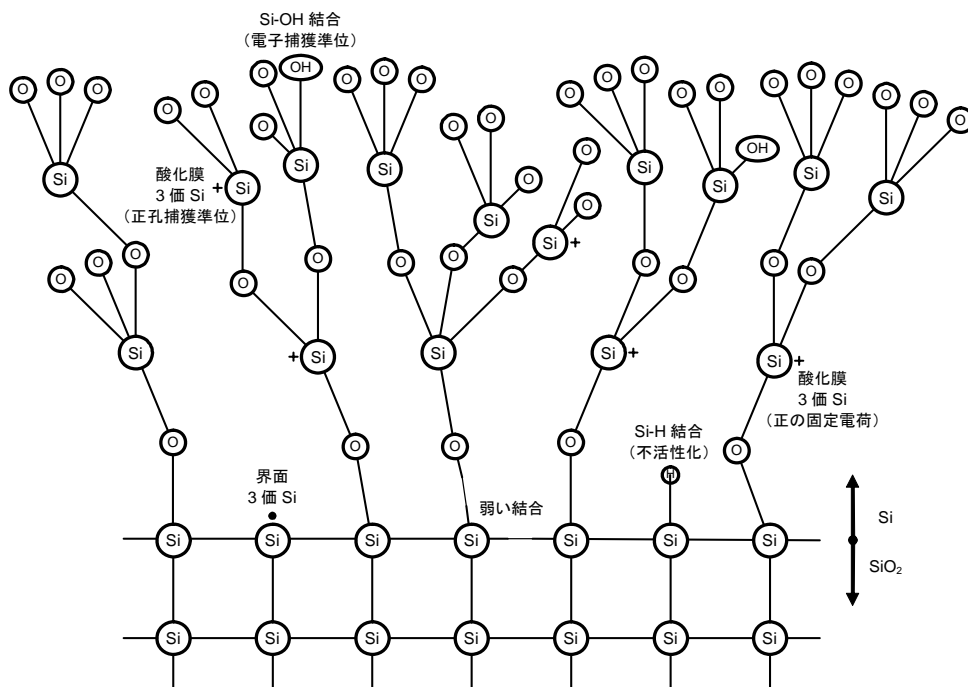
界面捕獲準位が多いと、やはり、しきい値下特性が悪くなり、しきい値電圧が上がり、オン電流が減る。また、チャンネル領域のキャリア輸送は、界面捕獲準位の影響をあまり受けない。その結果として、移動度は、界面捕獲準位の影響をあまり受けない。さらに、前述のチャンネル領域のポテン

シャルとキャリア密度の分布の変化を通じての影響を除けば、オフ電流も、界面捕獲準位の影響をあまり受けない。

粒界捕獲準位については、まず、 $t_s \ll L_{gr}$ のときは、粒内捕獲準位や界面捕獲準位の総数よりも粒界捕獲準位の総数は少ないので、少なくとも粒内のポテンシャルとキャリア密度の分布は、粒内捕獲準位や界面捕獲準位の影響を受けるが、粒界捕獲準位の影響をあまり受けない。その結果として、しきい値下特性やしきい値電圧は、粒界捕獲準位の影響をあまり受けない。また、前述のとおり、チャンネル領域のキャリア輸送は、粒界捕獲準位の影響を受ける。その結果として、移動度が小さくなり、オン電流が減る。さらに、ポテンシャルバリアにより電界強度の大きい領域ができるため、前述のキャリア生成のメカニズムより、場合によっては、オフ電流も増える。

### A2.17 多結晶シリコンTFTの捕獲準位の起源<sup>17)~22)</sup>

poly-Si TFTの捕獲準位の起源を、**図A2.19**に示す。まずは界面捕獲準位であるが、 $\text{SiO}_2$ 膜中の3価Si、すなわちSiの四つの価電子のうち三つは酸素と結合しており、一つが未結合手となっている欠陥（いわゆる $E'$  センター）は正孔捕獲準位として作用し、水に起因する $\text{Si-OH}$ や $\text{Si-H}$ は電子捕獲準位として作用するとされている。これらが酸化膜捕獲電荷の原因であるとされている。これら酸化膜捕獲準位は初期的には中性であるがキャリアの注入・捕獲によりチャージアップするので、トランジスタのダイナミックストレス試験による特性シフトや、経時絶縁破壊などのデバイス信頼



**図 A2.19** poly-Si TFT の捕獲準位の起源

性に密接にかかわっている。SiO<sub>2</sub>膜中の3価SiでSiO<sub>2</sub>/Si界面近傍に存在するものは、Siのキャリアと相互作用し、つねに正に帯電し正の固定電荷として作用する。界面捕獲準位はSiO<sub>2</sub>/Si界面に局在する準位で、Siバンドギャップ内に分布し、その原因は3価Si、すなわちSiの四つの価電子のうち三つはSiと結合し、一つが結合していない欠陥（いわゆるPbセンター）である。ESRで測定されるPbセンターとCVで測定される界面捕獲準位密度との間に強い相関があることが実験的に明らかにされている。界面の3価Siの一部はSi-H結合を形成することにより電気的に不活性化するので、SiO<sub>2</sub>膜形成後のアニール処理などにより界面捕獲準位密度の低減が可能である。未結合手にかぎらず、弱い結合（ウィークボンド）によっても界面捕獲準位が発生するとされている。Si-SiあるいはSi-O結合距離に依存してバンドギャップ中の異なるエネルギーに界面捕獲準位が発生し、一般に界面捕獲準位はバンドギャップ中の広い範囲においてU字型のエネルギー分布をすることが理論的に説明されている。また粒界捕獲準位も、微視的に見ればSi/Si界面であり、場合によっては極薄のSiO<sub>2</sub>膜を挟んでいることも考えられ、これまで詳細な報告はないものの、界面捕獲準位からのアナロジーが成り立つと思われる。

捕獲準位密度や移動度が、Siの結晶方位に依存することも知られている。界面捕獲準位密度は、{111}面よりも{100}面のほうが低いことが知られているが、これは熱酸化膜についてであり、成膜の絶縁膜では、必ずしもそうなるとはかぎらない。また、移動度は、{100}面で最高となることが知られているが、やはりpoly-Si TFTではそれ以外の要因も影響することに注意すべきである。

## A2.18 有機TFTのdisorderモデルとプール・フレンケルモデル

有機TFTのキャリア輸送と移動度において、孤立準位の集団が正規分布しているような場合、disorderモデルが適用される。この場合、正規分布の標準偏差を $\sigma$ とすると、位置的ディスオーダーが大きい場合の移動度は

$$\mu = \mu_0 \exp\left(-\left(\frac{2\sigma}{3kT}\right)^2\right) \exp\left\{C\left[\left(\frac{\sigma}{kT}\right)^2 - \Sigma^2\right]E^{1/2}\right\} \quad (\text{A2.46})$$

と表される<sup>23)</sup>。ここで、Cは定数、 $\Sigma$ は位置的ディスオーダーの程度を表すパラメータである。

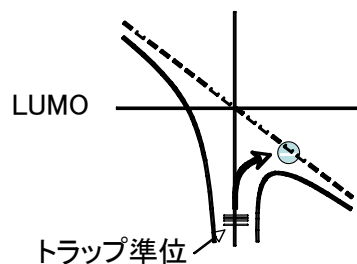


図 A2.20 プール・フレンケルモデルにおける捕獲準位からのキャリア放出過程

さらに、絶縁材料において、捕獲準位にトラップされたキャリアが放出される際の障壁の電界依存性 (図 A2.20) から電気伝導を説明するプール・フレンケルモデルも有機半導体のキャリア輸送特性を説明するために用いられることがある。局所的な捕獲準位に捕らえられている時間がキャリア輸送を制限している場合がこれに相当する。この場合、移動度は経験的に、

$$\mu = \mu_0 \exp\left(-\frac{E_a - \beta_{PF} E^{1/2}}{kT_{eff}}\right) \quad (\text{A2.47})$$

$$T_{eff}^{-1} = T^{-1} - T_0^{-1}$$

と表される<sup>23)</sup>。ここで、 $E_a$ はゼロ電界下での活性化エネルギー、 $\beta_{PF}$ はプール・フレンケル定数、 $T_0$ は電界を変えたときのアレニウスプロットが1点で交わる温度である。

disoder モデルとプール・フレンケルモデルは狭い範囲で類似の電界強度依存性を示すことから、両者を特に区別せずに有機半導体における移動度に電界強度依存性を盛り込むための単純化した経験式

$$\mu = \mu_0 \exp\left(\left(\frac{E}{E_0}\right)^{\frac{1}{2}}\right) \quad (\text{A2.48})$$

が実用的に使われることもある<sup>24)</sup>。いずれのモデルにおいても、移動度に大きな電界強度依存性がある場合は、必ずしもアインシュタインの関係 (2.24)が成り立つとはかぎらないことに注意を要する。

## A2.19 酸化物 TFT の歴史と材料

酸化物はいわゆるII-VI族化合物半導体に属するが、半導体として馴染みのない材料であろう。しかしながら、最初のTFTが硫化カドミウム (CdS) をチャンネル領域に用いて試作されたように<sup>25)</sup>、酸化物がTFT材料として外道であるというわけではない (図A2.21)。実際に、60年代にも酸化スズ ( $\text{SnO}_2$ )、酸化インジウム ( $\text{In}_2\text{O}_3$ )、ZnOなどでFETが試作された報告がある<sup>26)~28)</sup>ように、散発的ではあるが、古くから研究が行われている。しかしながら、本格的になったのは90年代後半からといえる。これは80年代後半の銅酸化物系高温超伝導体のフィーバーが契機となり、酸化物材料において薄膜とデバイスの研究が急速に進展したことが大きい。ただしトランジスタの報告は長い間論文誌には報告されず、1996年の強誘電体ゲートと組み合わせたアンチモン (Sb) ドープ $\text{SnO}_2$  TFT<sup>29)</sup>、2001年のウェットプロセスZnO TFT<sup>30)</sup>などの報告まで下ることになる。酸化物TFT研究が本格的になるのは2003年からであり、この年に矢継ぎ早に論文が発表されている<sup>31)~35)</sup>。ZnO TFTを用いたディスプレイも、LCD<sup>36)</sup>やOLEDディスプレイ<sup>37)</sup>などの報告がされている。2004年にAOSであるa-InGaZnO<sub>4</sub>(a-IGZO)をチャンネルとして室温で作製したTFTで $\sim 8$  [ $\text{cm}^2/(\text{V}\cdot\text{s})$ ]の移動度が得られた<sup>38)</sup>ことから、企業でも急速に開発研究が進められるようになり、2007年末までに、OLEDディスプレイ<sup>37),40),41)</sup>、フレキシブルOLEDディスプレイ<sup>42)</sup>、白黒フレキシブル電子ペーパー<sup>43)</sup>、フルカラー電子ペーパー<sup>44),45)</sup>、などが報告されている。特に、最後のフルカラー電子ペーパーでは、AOS TFTが透明であることを利用し、電子ペーパーのフロントカラーフィルタープレーンにTFTアレイをつく

り込み、カラー電子ペーパーで問題になるカラーフィルタとTFTの位置合せの問題を解決しており、酸化物TFTの透明性を生かした、初めての応用例といえる。

現在まで、非常に多様な酸化物材料がFETのチャネルとして研究されてきている。これらは大きく分けて、1) LCD, OLEDなどの大面積デバイス用TFT, 2) 電界効果と他の結合機能—例えば磁性半導体, 電気化学触媒機能—を組み合わせるための電界効果デバイス, 3) 電界効果あるいは低次元界面物性を利用した固体物理的な研究目的, に分けることができる。1) に属するのはZnO, AOSに, SnO<sub>2</sub>, In<sub>2</sub>O<sub>3</sub> (およびスズ (Sn) ドープIn<sub>2</sub>O<sub>3</sub>, いわゆるITO) を加えてもいいだろう。これらはすべてTCOに重なる材料系であり, a) 移動度が比較的高い (受け入れられているホール移動度で~200 [cm<sup>2</sup>/(V·s)], b) キャリアドーピングが容易, c) 低温・大面積製膜の実績がある, などの理由から実用デバイス目的に注目されてきたと考えられる。2) については, 例えば光触媒機能や室温強磁性の報告がある酸化チタン (TiO<sub>2</sub>)<sup>46,47)</sup> などがあり, 3) についてはヘテロ接合における量子ホール効果や低温で高移動度が出る (5 K以下で~10 000 [cm<sup>2</sup>/(V·s)]) チタン酸ストロンチウム (SrTiO<sub>3</sub>)<sup>48)~50)</sup> などが挙げられる。この他にも, バンドギャップが4.9 [eV]<sup>51)</sup>, 6 [eV] 以上<sup>52)</sup> と非常に大きい酸化ガリウム (Ga<sub>2</sub>O<sub>3</sub>), 12CaO·7Al<sub>2</sub>O<sub>3</sub>などがチャネル領域として機能することも確認されており, 基礎研究としての興味だけでなく, 深紫外領域応用に向けた研究がされている。

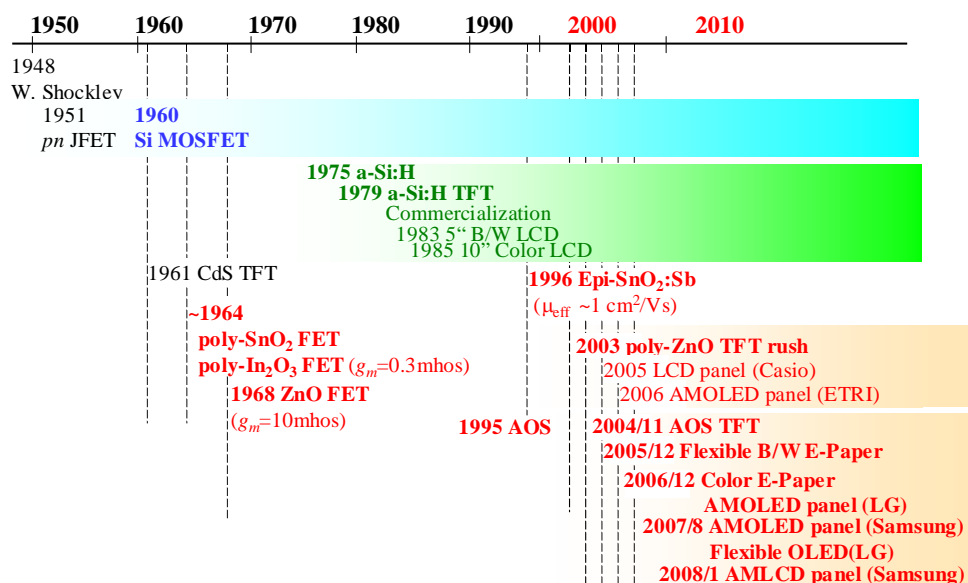


図 A2.21 酸化物 TFT の歴史

## A2.20 シリコンと酸化物半導体の電子構造

図 A2.22 に密度汎関数法で計算した伝導体下端 (conduction band minimum, CBM) と価電子帯上端 (valence band maximum, VBM) の波動関数を描いている。それぞれが電子と正孔の伝導路にな

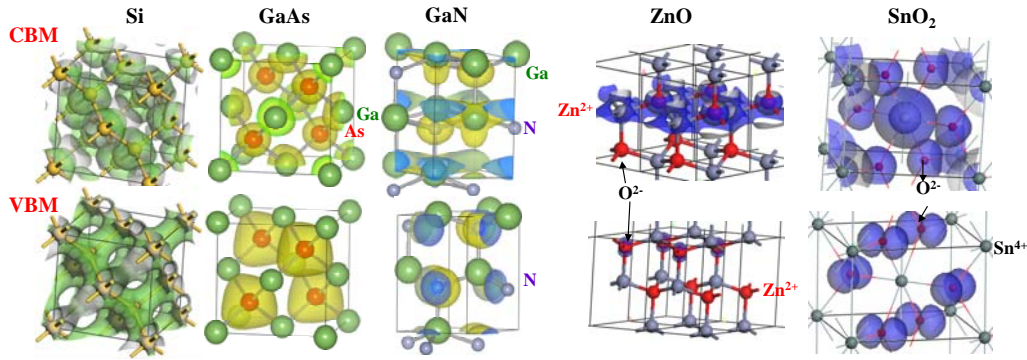


図 A2.22 各種半導体の伝導帯下端(CBM)と価電子帯上端(VBM)の波動関数

るとイメージするとわかりやすい。よく知られているように、単体半導体であるSiの化学結合は完全共有結合性であり、III-V族半導体であるGaAs、窒化ガリウム (GaN)、II-VI族半導体であるセレン化亜鉛 (ZnSe)、硫化亜鉛 (ZnS)、ZnO、そしてSnO<sub>2</sub>の順番でイオン結合性が大きくなる。Siではあたりまえであるが、CBM、VBM両方ともSiの軌道から形成されている。特に正孔伝導路となるVBMは指向性の強い3sp<sup>3</sup>混成軌道の形がはっきりしているが、一方でCBMは軌道の広がりが大きいため、3s、3p軌道より高エネルギーの軌道の寄与が入ってよりs軌道的になる。ただしそれでもSi-Si結合方向にsp<sup>3</sup>の反結合性結合の様子が見られる。イオン性が強くなると、GaAsでさえも、VBMはほとんどが陰性イオンであるAsの軌道となり、CBMは両者が混成しているが、陽性イオンの寄与は小さくなる。このことは特に酸化物で顕著であり、酸化物半導体のVBMはほとんどが酸素イオンの2p軌道と考えてもよくなる。CBMには酸素イオンの寄与が現れるが、一方で、Snなどの金属イオンの球対称な軌道が大きな広がりをもって分布していることがわかる。

以上のように、化学結合がイオン性に強くなると、CBMとVBMの波動関数を形成している原子に大きな違いが出てくるが、この原因が、いわゆる「マードルング (Madelung) ポテンシャル」である。上述したように、大雑把にはSiのCBMとVBMはsp<sup>3</sup>混成軌道の反結合軌道と結合軌道からできており、そのエネルギー差がE<sub>g</sub>である。一方で酸化物の場合、それを構成しているのは金属原子Mと酸素原子Oである。これらが固体を形成する場合にはMとOが近づくことになるが、このとき、電気陰性度の違いから、電子がM原子からO原子に移動しようとする。一般に金属原子のイオン化エネルギー (I<sub>p</sub>) と酸素原子の電子親和力 (A) も近いから、この電子移動で得られるエネルギー利得 (A - I<sub>p</sub>) (電子一つが移動したときの値) は、小さいか、あるいは負となるため、これだけでは多くの酸化物の構成原子はイオン化しないことになる。実際には、これらのイオンがイオン化すると、例えば、電荷 -q に帯電した酸素イオンは +q に帯電した M イオン位置に負の静電ポテンシャル -V<sub>M</sub> を形成し、これとの相互作用エネルギー -qV<sub>M</sub> が大きなエネルギー利得になる。同様のことから、M イオンが酸素イオン位置に正の静電ポテンシャルをつくり、酸素イオンも -qV<sub>M</sub> のエネルギー利得が得られることがわかる。qV<sub>M</sub> が A - I<sub>p</sub> (上述のように、負になるMとOの組み合わせは多い) よりも大きいと、イオン状態が安定になり、イオン性固体を形成する。この、イオンによって形成される静電ポテンシャルV<sub>M</sub>のことをマードルングポテンシャルという。このとき、酸素イオンのエネルギーはV<sub>M</sub>だけ下がり、陽イオンのそれはV<sub>M</sub>だけ上がることに注意されたい。このため、陽イオ

ンの最高占有軌道からは電子がいなくなり、非占有軌道、つまりはCBMになる。同様に、陽イオンから電子を受け入れた酸素イオンでは、最高占有軌道である2p軌道は、6個の電子ではほぼ完全占有され、これがVBMをつくり、これらの差が $E_g$ となる。図A2.23からわかるように、酸化物のバンドギャップには、 $V_M$ が大きく寄与しており、 $V_M$ が大きいことが、酸化物半導体の $E_g$ が3[eV]以上と大きいことの主要因であることがわかるだろう。ただし、上記の $E_g$ の見積りには修正が必要である。原子やイオンが固体として集合すると、いわゆる「分極効果」が生じる。それぞれの原子やイオンが、周囲との相互作用により分極することで全体のエネルギーを下げ、さらに固体状態を安定化させる。これにより、イオン性固体の $E_g$ から予測されるよりもかなり小さくなる。さらに、伝導帯、価電子帯のそれぞれもバンド分散をもつため、その分だけ $E_g$ は小さくなる。

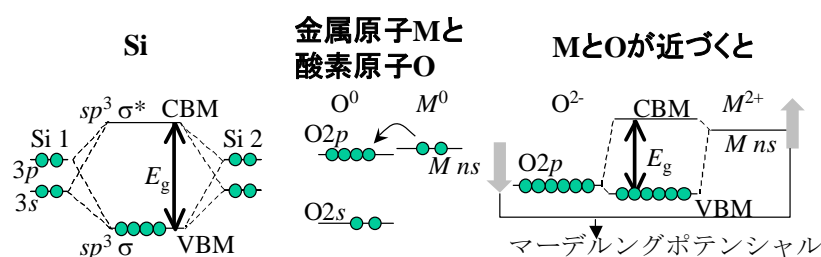


図 A2.23 Si と酸化物半導体の電子構造

本文中で、酸化物半導体のドーピングと欠陥について、基本的には、酸素欠損はn型半導体、金属イオン欠損はp型半導体、酸素イオン過剰はp型半導体、金属イオン過剰はn型半導体となるが、実際にn型半導体やp型半導体となるかは材料に依存する、と書いた。例えば、ZnOは酸素欠損によるn型半導体であると考えられてきたが、最近ではむしろ、酸素欠損によって生じた電子は深い準位に捕獲されるため、格子間位置のZnがドナーになっているという考え方もコンセンサスを得てきている。さらに、格子間位置のZn準位でもドナーとしては深いという報告もあり、水素によるドーピングが考慮されている。酸化物の多くでは、取り込まれた水素が容易に酸素イオンと結合してイオン化し、OH結合 ( $H^+-O^{2-}$ ) をつくる。そのため、ZnOの電子のキャリアの起源が水素ドーピングによるものであるとの理論が提出されている。この効果は、TCOとして使われている高ドープZnO(ZnO:Al,ZnO:Ga)では主ではないと考えられるが、TFTに使われるような高抵抗膜では無視できないであろう。ただし上述のように、ZnOの場合は、粒界欠陥によっても電子が生成するようであるため、水素の寄与がどの程度大きいかは、今後定量的に詰める必要がある。一方、AOSの場合も、理論計算から水素がドナーになることが示唆されており、また、実験的にも水素の効果が無視できないことがわかりつつある。



## A2.21 酸化亜鉛 TFT の特徴

ZnOは室温で製膜しても非晶質膜が得られない一方で、単結晶の移動度は $200 \text{ [cm}^2/(\text{V} \cdot \text{s})]$ に近く、また、高ドープ膜でも数十 $\text{ [cm}^2/(\text{V} \cdot \text{s})]$ の移動度が出ることから、a-Si TFTの置換えを狙ったTFT研究が行われてきた。2003年ごろの報告では、プロセス温度は室温から $300 \text{ [}^\circ\text{C]}$ 、TFT移動度は $1.2 \sim 7 \text{ [cm}^2/(\text{V} \cdot \text{s})]$ 程度、 $600 \text{ [}^\circ\text{C]}$ 後熱処理をしたものでも $25 \text{ [cm}^2/(\text{V} \cdot \text{s})]$ 程度が最大である。ただし、ZnOの物性についてはまだ検討の余地があり、室温のホール移動度で $440 \text{ [cm}^2/(\text{V} \cdot \text{s})]$ が得られるという理論および高品質薄膜による報告がある。このZnO膜は格子不整合が $0.09 \text{ [%]}$ と小さいScAlMgO<sub>4</sub>単結晶基板上に作製した単結晶薄膜であるが、基板を薄く研磨してゲート絶縁膜としたTFTで、移動度 $70 \text{ [cm}^2/(\text{V} \cdot \text{s})]$ が得られている。

ZnO TFTも多結晶チャネルを用いているため、poly-Si TFTで問題になっているような、粒界の電氣的個性と数の不均一性によるTFT特性のばらつきが問題になると考えられるが、まだ系統的な報告はない。LCD、OLEDなどの試作パネルが報告されているが、ZnOの結晶粒がチャネルサイズよりも十分小さく、粒界の特性が平均化されている可能性もあるが、まだ、粒界の効果を議論する段階まで技術が詰められていないと考えられる。

## A2.22 非晶質酸化物 TFT の特徴

ZnOと異なり、AOSでは、非晶質構造であるがゆえに、均一性は非常に優れていることが報告されている。室温で製膜しても移動度が $10 \text{ [cm}^2/(\text{V} \cdot \text{s})]$ を超えることから、企業を含めた研究開発が急速に立ち上がっているが、一方で、安定性や集積回路を作製するには、 $350 \sim 400 \text{ [}^\circ\text{C]}$ で後熱処理するほうがよいことがわかり、現在までのOLED、LCD開発では、後熱処理したAOS TFTの研究が進められている。また、化学組成については、最初に報告されたInGaZnO系に加え、InGaZnSnCdOを含む多元系材料の報告がされてきた。しかしながら、Snを含む場合には熱処理をしないとTFTが動作せず、また、ガリウム(Ga)を含まないInZnO系では、移動度は高くなるものの、TFTに必要な低いキャリア密度で安定なチャネルをつくるのが難しいなどのことから、現在の開発研究は、移動度は $5 \sim 20 \text{ [cm}^2/(\text{V} \cdot \text{s})]$ とそれほど高くないものの、安定性、制御性に優れるという理由から、InGaZnO系に集中してきているようである。ただし、Gaを含むInGaZnO組成では、製膜時の酸素分圧を上げると、簡単に高抵抗膜が得られるが、この場合、TFTのチャネルとしては機能しないようである。 $3 \text{ [eV]}$ を超えるバンドギャップを考慮すれば、このような膜がチャネル領域なのかゲート絶縁膜なのか物理的には区別できなくなるので、動作しないのもっともとは思われるが、一方で、有機TFTのように、真性分子でもTFTは動作する。AOS TFTが高抵抗膜で動作しない理由については今後の研究が必要であるが、現在のところ、チャネルの電気伝導度を $10^6 \sim 10^3 \text{ [S/cm]}$ 程度の領域に合わせると、比較的容易にTFT動作するようである。それでも室温で作製したTFTが



動作しないという報告もあるが、350~400 [°C] で空气中アニールすることで動作するようになる。初めてAOS TFTの作製をする場合、とりあえず、1) 基板はSiO<sub>2</sub>/Si基板、2) チャネル領域はパターンニングし、面積を極力小さくする（ゲートリーク電流を抑えるため）、3) InGaZnO<sub>4</sub>に近い組成で、10<sup>-6</sup>~10<sup>-3</sup> [S/cm]、30 [nm] 程度のチャネル領域をつくる、4) ソース電極・ドレイン電極（チタン（Ti）、金（Au）、ITOなど）はチャネル領域の上部・下部のどちらでもよいので、TFTをつくる、で動作確認し、それで動作しない場合、空气中、400 [°C] で熱処理してみるとよいだろう。熱処理する場合、ソース・ドレイン電極にTiを使うと、この温度ではAOSと反応してしまうため、アニール後に電極をAOS層上部に形成する、ボトムゲート、トップコンタクト構造を採用するのがよいと考えられる。

デバイス動作についてはシミュレーションが行われ、a-Si TFTのモデルで再現できることがわかっている。十分にTFT特性を再現するためには、a-Siと同様、バンドギャップ内に裾状準位とより深い準位を仮定する必要があるが、それらの捕獲準位密度は、特にE<sub>v</sub>近くにおいて、a-Siの2けた以上低いことが確認されている。また、移動度モデルについても、一般的なサイズのTFTであれば、電圧などに依存しない定数モデルで良好な再現性が得られる。ZnOの例も含め、これらの酸化物半導体の伝導機構は、Siなどと同様、単純なバンド伝導で理解できる部分が多い。もちろん、イオン性が強い分、キャリア輸送はより強い電子-格子作用によって影響を受けるが、これはラージポーラロンの形成により有効質量が大きくなり、移動度が低くなる因子として効いていると考えられ、デバイスシミュレーションのモデルには本質的な影響を与えていないのであろう。

一方で、AOSのキャリア輸送機構は複雑な点も多く、キャリア密度の増大に伴ってホール移動度が増大する。高濃度ドーブしたa-In<sub>2</sub>O<sub>3</sub>:Znなどでは弱局在が観測されるとの報告があるが、それよりも低濃度ドーブ膜についての伝導特性は、むしろパーコレーション伝導で説明できると考えられている。

## 引用・参考文献

- 1) 玉井徳迪：半導体回路設計技術 回路設計への実践的アプローチ、日経BP社(1994)
- 2) 鮫島俊之：講義ノート、東京農工大学工学部電気電子工学科 電子物性工学2(2007)
- 3) S. M. Sze : Physics of Semiconductor Devices 2nd ed., pp. 366-369, John Wiley & Sons (1981)
- 4) M. Kimura, T. Takizawa, S. Inoue and Tatsuya Shimoda : Analytical Current-Voltage Model for Thin-Film Transistors, J. Appl. Phys., **80**, 13, pp. 2326-2328 (2002)
- 5) ファインマン、レイトン、サンズ、坪井忠二：ファインマン物理学 II 光熱波動, pp. 250-253, 岩波書店 (1968)
- 6) 木村 睦：TFTの動作原理, 薄膜材料デバイス研究会 第1回研究会 アブストラクト集, pp. 8-11 (2004)
- 7) M. Kimura, S. Inoue, T. Shimoda and T. Sameshima : Device Simulation of Grain Boundaries in Lightly Doped Polysilicon Films and Analysis of Dependence on Defect Density, Jpn. J. Appl. Phys., **40**, 1, pp. 49-53 (2001)
- 8) M. Kimura, S. Inoue, T. Shimoda and T. Sameshima : Device Simulation of Carrier Transport through Grain Boundaries in Lightly Doped Polysilicon Films and Dependence on Dopant Density, Jpn. J. Appl. Phys., **40**, 9A, pp. 5237-5243 (2001)

- 9) Silvaco International, シルバコ・ジャパン：デバイスシミュレータ Atlas
- 10) J. Y. W. Seto : The Electrical Properties of Polycrystalline Silicon Films, *J. Appl. Phys.*, **46**, 12, pp. 5247-5254 (1975)
- 11) T. Kamins : Polycrystalline Silicon for Integrated Circuits and Displays 2nd ed., pp. 199-225, Kluwer (1998)
- 12) S. Higashi : Low Temperature Process Technologies for Polycrystalline Silicon Thin-Film Transistors, Dissertation, Tokyo University of Agriculture and Technology (2001)
- 13) P. V. Evans and S. F. Nelson : Determination of Grain-Boundary Defect-State Densities from Transport Measurements, *J. Appl. Phys.*, **69**, 6, pp. 3605-3611 (1991)
- 14) C. A. Dimitriadis and D. H. Tassis: Output Characteristics of Short-Channel Polycrystalline Silicon Thin-Film Transistors, *J. Appl. Phys.*, **77**, 5, pp. 2177-2183 (1995)
- 15) M. Kimura, R. Nozawa, S. Inoue, T. Shimoda, B. O.-K. Lui, S. W.-B. Tam and P. Migliorato : Extraction of Trap States at the Oxide-Silicon Interface and Grain Boundary in Polycrystalline Silicon Thin-Film Transistors, *Jpn. J. Appl. Phys.*, **40**, 1, pp. 112-113 (2001)
- 16) M. Kimura, R. Nozawa, S. Inoue, T. Shimoda, B. O.-K. Lui, S. W.-B. Tam and P. Migliorato : Extraction of Trap States at the Oxide-Silicon Interface and Grain Boundary for Polycrystalline Silicon Thin-Film Transistors, *Jpn. J. Appl. Phys.*, **40**, 9A, pp. 5227-5236 (2001)
- 17) 東清一郎：ゲート絶縁膜形成技術, 薄膜材料デバイス研究会 第1回研究会, pp. 18-23 (2004)
- 18) 塩野 登：半導体研究 28 超 LSI 技術 12 デバイスとプロセスその2, pp. 181-214, 工業調査会 (1988)
- 19) C. M. Svensson : The Physics of SiO<sub>2</sub> and its Interfaces, pp. 328-332, Pergamon (1978)
- 20) P. M. Lenahan and P. V. Dressendorfer : An Electron Spin Resonance Study of Radiation-Induced Electrically Active Paramagnetic Centers at the Si / SiO<sub>2</sub> Interface, *J. Appl. Phys.*, **54**, pp. 1457-1460 (1983)
- 21) E. H. Poindexter, G. J. Gerardi, M. E. Rueckel, P. J. Caplan, H. M. Johnson and D. K. Biegelsen : Electronic Traps and  $P_b$  Centers at the Si / SiO<sub>2</sub> Interface: Band-Gap Energy Distribution, *J. Appl. Phys.*, **56**, pp. 2844-2849 (1984)
- 22) T. Sakurai and T. Sugano : Theory of Continuously Distributed Trap States at Si-SiO<sub>2</sub> Interfaces, *J. Appl. Phys.*, **52**, pp. 2889-2896 (1981)
- 23) 日本化学会：季刊化学総説 No.35  $\pi$ 電子系有機固体, pp. 120-133, 学会出版センター (1998)
- 24) 大橋 昇, 平島直樹, 後藤直行, 中村雅一, 工藤一浩:有機半導体デバイスシミュレーションのためのキャリア移動度モデルの検討, 電子情報通信学会技術報告 OME2005-18, pp.13-17 (2005)
- 25) P. K. Weimer : IRE, pp. 1462 (1962)
- 26) H. A. Klasens, et al. : Solid State Electron., **7**, pp. 701 (1964)
- 27) G. F. Boesen, et al. : IEEE p. 2094 (1968)
- 28) A. Aoki, et al. : Jpn. J. Appl. Phys., **9**, pp. 582 (1970)
- 29) M. W. J. Prins, K.-O. Grosse-Holz, G. Muller, J. F. M. Cillessen, J. B. Giesbers, R. P. Weening and R. M. Wolf : Appl. Phys. Lett., **68**, pp. 3650 (1996)
- 30) Y. Ohya, T. Niwa, T. Ban and Y. Takahashi : Jpn. J. Appl. Phys., **40**, pp. 297 (2001)
- 31) S. Masuda, K. Kitamura, Y. Okumura, S. Miyatake, H. Tabata and T. Kawai : J. Appl. Phys., **93**, pp. 1624 (2003)
- 32) J. Nishii, F. M. Hosain, et al. : Jpn. J. Appl. Phys., **42**, pp. L347 (2003)
- 33) K. Nomura, H. Ohta, K. Ueda, T. Kamiya, M. Hirano and H. Hosono : Science, **300**, pp. 1269 (2003)

- 34) P. F. Carcia, R. S. McLean, M. H. Reilly and G. Nunes Jr. : Appl. Phys. Lett., **82**, pp. 1117 (2003)
- 35) R. L. Hoffman, B. J. Norris and J. F. Wager : Appl. Phys. Lett., **82**, pp. 733 (2003)
- 36) T. Hirao, M. Furuta, H. Furuta, T. Matsuda, T. Hiramatsu, H. Hokari, M. Yoshida, H. Ishii and M. Kakegawa : J. SID, **15**, pp. 17 (2007)
- 37) S.-H. K. Park, C.-S. Hwang, C. Byun, M. Ryu, J.-I. Lee, H. Y. Chu and K. I. Cho : IMID '07, pp. 1249 (2007)
- 38) K. Nomura, H. Ohta, A. Takagi, T. Kamiya, M. Hirano and H. Hosono : Nature, **432**, pp. 488 (2004)
- 39) K. Nomura, A. Takagi, T. Kamiya, H. Ohta, M. Hirano and H. Hosono : Jpn. J. Appl. Phys., **45**, pp. 4303 (2006)
- 40) H. N. Lee, J. W. Kyung, S. K. Kang, D. Y. Kim, M. C. Sung, S. J. Kim, C. N. Kim, H. G. Kim and S. T. Kim : IDW '06, pp. 663 (2006)
- 41) M.-C. Sung, H.-N. Lee, C. N. Kim, S. K. Kang, D. Y. Kim, S.-J. Kim, S. K. Kim, S.-K. Kim, H.-G. Kim and S.-t. Kim : IMID 2007, 9-1 (2007)
- 42) Y.-H. Kim, C.-H. Chung, J. Moon, D.-J. Park, S.-J. Lee, G. H. Kim and Y.-H. Song : IMID '07, pp. 717 (2007)
- 43) M. Ito, M. Kon, T. Okubo, M. Ishizaki and N. Sekine : IDW / AD '05, pp. 845 (2005)
- 44) M. Ito, M. Kon, M. Ishizaki, C. Miyazaki, K. Imayoshi, M. Tamakoshi, Y. Ugajin and N. Sekine : IDW '06, pp. 585 (2006)
- 45) M. Ito, M. Kon, C. Miyazaki, N. Ikeda, M. Ishizaki, Y. Ugajin and N. Sekine : IEICE Trans. Electron, **E90-C**, pp. 2105 (2007)
- 46) M. Katayama, S. Ikesaka, J. Kuwano, H. Koinuma and Y. Matsumoto : Appl. Phys. Lett., **92**, 132107 (2008)
- 47) M. Katayama, S. Ikesaka, J. Kuwano, Y. Yamamoto and H. Koinuma : Appl. Phys. Lett., **89**, 242103 (2006)
- 48) A. Ohtomo, D. A. Muller, J. L. Grazul and H. Y. Hwang : Nature, **419**, pp. 378 (2002)
- 49) K. Ueno, I. H. Inoue, H. Akoh, M. Kawasaki, Y. Tokura and H. Takagi : Appl. Phys. Lett., **83**, pp. 1755 (2003)
- 50) K. Shibuya, T. Ohnishi, M. Lippmaa, M. Kawasaki, and H. Koinuma : Appl. Phys. Lett., **85**, pp. 425 (2004)
- 51) K. Matsuzaki, H. Yanagi, T. Kamiya, H. Hiramatsu, K. Nomura, M. Hirano and H. Hosono : Appl. Phys. Lett., **88**, 092106 (2006)
- 52) T. Kamiya, S. Aiba, M. Miyakawa, K. Nomura, S. Matsuishi, K. Hayashi, K. Ueda, M. Hirano and H. Hosono : Chem. Mater., **17**, 6311 (2005)

## A4. 評価技術

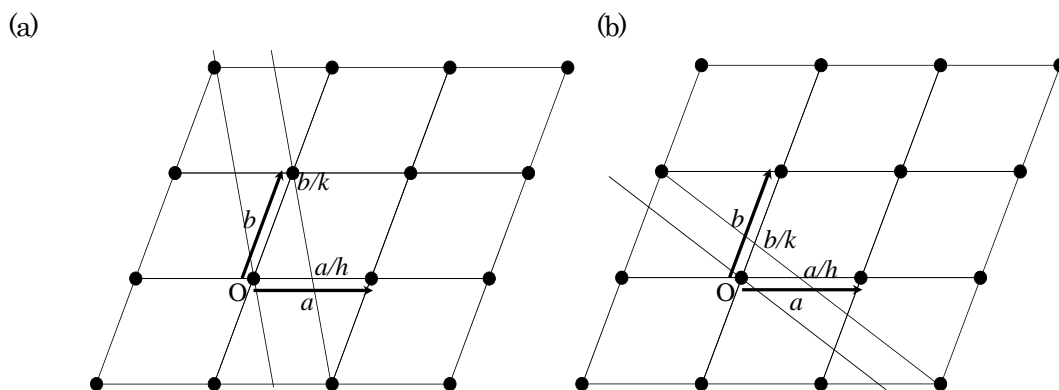
### A4.1 共焦点顕微鏡の原理

顕微鏡の焦点深度（焦点が合って見える深さ方向範囲）は対物レンズの開口率が大きいほど（つまり、倍率が高くなるほど）浅くなるため、高さ精度が向上する。それでも、接眼レンズを通して観測する像には、焦点の合っていない深さ領域からの光も入ってくる。共焦点顕微鏡（confocal microscope）は、像を結ぶ側に、観測試料位置と幾何光学的に等価な位置（「共役な位置」と表現される）にピンホールを入れ、観測試料位置・深さで焦点が合っている光だけを検出するものである。微動ステージを使って試料を  $X$ - $Y$ - $Z$  3次元方向に移動させながら光強度を測定することで、透明試料の3次元内部構造像を観測することができる。空間分解能を上げるため、短波長のレーザが光源として使われる。

### A4.2 ミラー指数について

結晶とは原子の集団が3次元周期構造をもって配列している物質のことである。この中で、うまく面を選ぶと、原子配列が同一で平行に整列した面の組をつくる。XRDなどで回折現象が観察されるのは、このような周期構造をもった面だけからである。

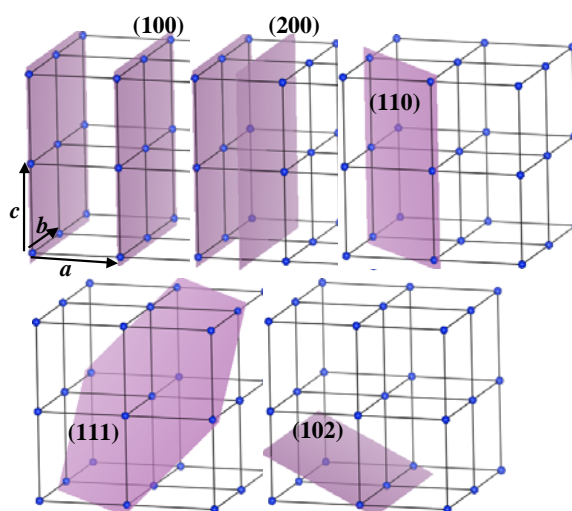
このような面を簡単に指定するのに、ミラー指数（Miller indices）が使われる。これを説明するため、まずは2次元格子を見てみよう。図A4.1に書いてあるように、任意の二つの格子点（結晶と同じ周期性をもつ点のことをいう。選び方は無限にあり、どれを使ってもよい）を含む線（3次元では、任意の三つの格子点を含む面）がすべて周期性をもつ面になる。図A4.1右図で、原点  $O$



図A4.1 2次元格子におけるミラー指数 [(a)は(21)面, (b)は(23)面を表している]

を含む単位格子を見てみよう。ここで、 $a$ 、 $b$  が最小の周期を表すベクトルで、格子ベクトルと呼ばれ、それらの絶対値  $a$ 、 $b$  が格子定数である。このとき、二つの格子点を結んだ面が単位格子の基本軸を横切る点を  $a/h$ 、 $b/k$  とし、この面を  $(hk)$  面と表すことにする。このようにすると、周期的な面は任意の整数  $h$ 、 $k$  の組に対して異なる面が定義でき、無限にあることがわかる。この  $h$ 、 $k$  を (2次元格子の) ミラー指数と呼ぶ。図(a)、図(b)は異なるミラー指数の面を示している。面がある軸に平行な場合は、交わる点を  $\infty$  と考えればよく、それに対応するミラー指数は 0 になる。

同様に 3次元の場合も、面が単位格子の基本三軸— $a$  軸、 $b$  軸、 $c$  軸—と交わる点の座標をそれぞれ  $(a/h, b/k, c/l)$  とし (図A4.2, 内部座標で書けば、 $(1/h, 1/k, 1/l)$  となる), この面を  $(hkl)$  と書き、 $h, k, l$  をミラー指数と呼ぶ。



図A4.2 3次元格子におけるミラー指数<sup>1)</sup> [立方体が単位格子、小さい球が単位格子の角にある原子 (あるいは格子点) を表している。左下手前の格子点を原点とした。左上二つの図のみ、原点を通る(100)面に平行な格子面も描いている。左上の図から右上へ、(100),(200),(110)面。左下の図から右下へ、(111),(102)面]

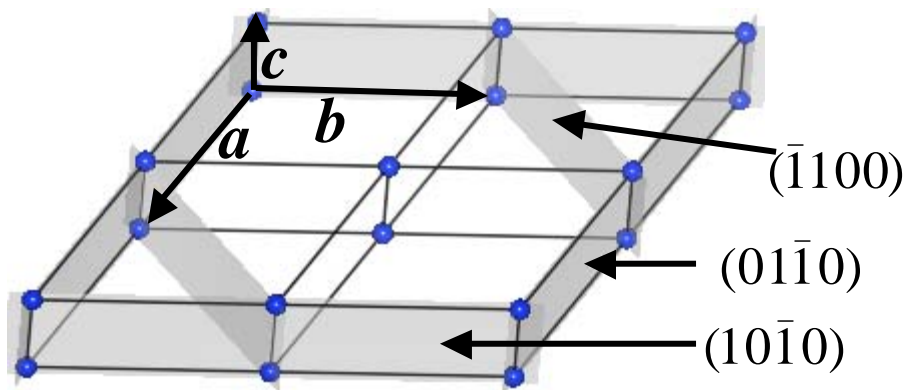
### A4.3 ミラー指数の決め方

指数が負になる場合は、数字の上に横線を書き、 $(\bar{1}00)$  のように表す。ワープロで文字上に横線を書くのが難しいため、最近の論文では  $(-1\ 0\ 0)$  などと書かれることもあるが、正規の表現ではない。また、2 けた以上の指数になる場合には下線を引いて  $(1\underline{12}3)$ 、 $(1, \underline{12}, 3)$  や  $(1\ \underline{12}\ 3)$  と書く。

適当な整数  $n$  を使って  $(nh\ nk\ nl)$  と表される面はすべて  $(hkl)$  面に平行であるため、面を表現する場合は、公約数で除した最小の整数の指数で表現する。また、原点から面までの距離を「格子面間隔」と呼び、これが、XRDのブラッグ (Bragg) 条件に出てくる  $d_{hkl}$  に対応する。 $(nh\ nk\ nl)$  面の格子面間隔は  $(hkl)$  面の  $1/n$  になることが図A4.2 からわかるだろう。

ただし、ミラー指数による表示では、六方晶の場合には直接対称関係がわからない。例えば図A4.3でわかるように、 $(100)$  と  $(\bar{1}10)$  面は対称性からは同じ面であるが、このことは指数からはわから

ない。そのため、六方晶の場合には、新しい指数  $i = -h - k$  を導入して  $(hki)$  面と表記すること  
も多い [ミラー・ブラベー (Miller-Bravais) 指数と呼ばれる]。このようにすると、 $(100)$  と  $(\bar{1}10)$   
面は  $(10\bar{1}0)$  と  $(\bar{1}100)$  面と表され、 $h, k, i$  の入れ替えに対して対称であることから、等価な面であ  
ることがすぐにわかる。 $i$  を明記しないが六方晶であることを表現する場合には  $(hk\cdot l)$  という書き方  
も使われる。



図A4.3 六方格子における格子面とミラー・ブラベー指数<sup>1)</sup> [ここでは、 $(10\bar{1}0)$ 、 $(01\bar{1}0)$ 、 $(\bar{1}100)$  面に平行な 6 枚の面を描いている。これら 6 枚の面がつくる立体が正六角柱をつくることから、これらが等価な面であることがわかる。ミラー・ブラベー指数からは、 $h, k, i$  が 1, 0, -1 の組合せであることから、等価な面であることがわかる。ミラー指数では、 $(100)$  面と  $(010)$  面が等価であることはわかるが、 $(\bar{1}10)$  面が等価であることはわかりにくい]

結晶内の原子の座標は、格子定数に対する比率の数値で、 $x, y, z$  が 0~1 の値で表される。これを内部座標、あるいは部分座標という (負の値を使ったほうがわかりやすい場合は、 $-0.5 \sim 1$  程度の範囲も使われる)。

#### A4.4 表記方法

部分座標やミラー指数では、表現する対象の量によって、括弧の有無、種類が定義されている。それにもかかわらず、回折線の指数を  $(hkl)$  や  $[hkl]$  と括弧を付けて表記されているなど、誤解されて使われていることが多いので、ここにまとめておく。回折線の指数には括弧を付けてはならず、 $(hkl)$  は格子面を表す。そのため、「 $hkl$  回折線」「 $(hkl)$  面からの回折線」などという表現は正しい。 $[hkl]$  は、実空間での軸方位を表すため、これを回折指数の代わりに用いることは完全に間違いであり、非直角を含む単位格子の結晶では問題が起こる可能性が高い。例えば  $a$  軸と  $b$  軸のなす角が  $120^\circ$  の六方晶では、 $(100)$  面の法線と  $[100]$  方位は一致しないことを考えれば、両者を混同してはならないことがわかる。

$(hkl)$  : 面を表す。

$\{hkl\}$  : 等価な面の集合 (型面) を表す。例えば立方晶の  $(100)$ ,  $(010)$ ,  $(001)$  など是对称性から等価

な面である。{100}面はこのような等価な面をすべて含む（ただし、 $(\bar{1}00)$ などは型面に含まれるが、面間隔の異なる(200)などは型面には含まない）。

$hkl$  : 回折指数を表す。逆格子点の座標と同じである。

$[uvw]$  : 方向や軸を表す場合には、格子定数を単位としたベクトル成分の最も簡単な整数比 $u, v, w$ を使って $[uvw]$ と表す。六方晶の場合のミラーブラベー指数では $[uvtw]$ ,  $t = u - v$ と表す。

$\langle uvw \rangle$  : 等価な方向や軸の集合（型方向）を表す。

$u, v, w$  : 格子点の座標。

#### A4.5 X線回折法の補足データ

表 A4.1 X線回折測定でよく使われる K 固有線の波長 [Å]

( $K_{\alpha}$  は、 $K_{\alpha 1}$  と  $K_{\alpha 2}$  の波長を、それぞれの強度比 2 : 1 の重み付きで平均したもの)

元素	$K_{\alpha}$ (重みつき平均)	$K_{\alpha 2}$ 強い	$K_{\alpha 1}$ 非常に強い	$K_{\beta 1}$ 弱い
C	2.29100	2.293606	2.28970	2.08487
Fe	1.937355	1.939980	1.936042	1.75661
Co	1.790260	1.792850	1.788965	1.62079
Cu	1.541838	1.544390	1.540562	1.392218
Mo	0.710730	0.713590	0.709300	0.632288

表 A4.2 格子定数を  $a = 0.54305 \text{ nm}$  として計算した Si の回折線の角度と相対回折強度

注 : 標準の格子定数は NIST SRM 640b の  $a_0 = 0.5430940 \text{ nm}$  (298 K)<sup>2)</sup>

( $2\theta$  の上段の値は、Cu  $K_{\alpha 1}$  線、下段の値は Cu  $K_{\alpha 2}$  線の回折角度)

$hkl$	$2\theta$ [度]	$d_{hkl}$ [nm]	相対回折強度	結晶構造因子 $ F_{hkl} $
111	28.444	3.1214	1000000	59.6
	28.516		49400	
220	47.305	1.9115	67800	68.7
	47.430		33500	
311	56.126	1.6301	40500	46.2
	56.277		20000	
400	69.134	1.3516	10800	60.1
	69.330		5300	

#### A4.6 一般の結晶の格子定数の求め方

一般の結晶の場合にはつぎの式で  $d_{hkl}$  が求められる。

$$\frac{1}{d^2} = \frac{1}{V^2} (S_{11}h^2 + S_{22}k^2 + S_{33}l^2 + 2S_{12}hk + 2S_{23}kl + 2S_{31}lh)$$

$$S_{11} = b^2c^2 \sin^2 \alpha$$

$$S_{22} = c^2a^2 \sin^2 \beta$$

$$S_{33} = c^2a^2 \sin^2 \gamma$$

$$S_{12} = abc^2(\cos \alpha \cos \beta - \cos \gamma)$$

$$S_{23} = a^2bc(\cos \beta \cos \gamma - \cos \alpha)$$

$$S_{31} = ab^2c(\cos \gamma \cos \alpha - \cos \beta)$$

$$V = abc \sqrt{1 - \cos^2 \alpha - \cos^2 \beta - \cos^2 \gamma + 2 \cos \alpha \cos \beta \cos \gamma}$$

$1/d_{hkl}^2$ の式は、 $h^2$ ,  $k^2$ ,  $l^2$ ,  $2hk$ ,  $2kl$ ,  $2lh$ を独立変数として見ると、未知数 $S_{ij}$ について線形の式になっているため、測定からわかる $h, k, l$ ,  $d_{hkl}$ の組について線形最小二乗法から $S_{ij}$ を求め、さらに $S_{ij}$ から格子定数を求めるという手順で格子定数の精密決定がされてきた。ただし最近では、XRDパターン全体に対して、格子定数から計算した $2\theta$ に独立なピーク関数（プロファイル関数、ローレンツ（Lorentz）関数とガウス（Gauss）関数を重ね合わせたPseudo-Voigt関数などが使われる）を用いて、格子定数および回折線強度などを変数としてフィッティングするPawley法などが使われることが多くなっている。

## A4.7 XRD の回折強度

XRDの回折強度 $I_{hkl}$ は、Rietveld法などで解析することにより結晶構造の解析にも使われるほど、理論計算精度が高い。細かい説明は省くが、 $I_{hkl}$ はつぎの式で表される。

$$I_{hkl} = |F_{hkl}|^2 pL(\theta)A(\theta)T(\theta)$$

- |                                |             |
|--------------------------------|-------------|
| 1) 偏光因子 (polarization factor)  | $P(\theta)$ |
| 2) 結晶構造因子 (structure factor)   | $F_{hkl}$   |
| 3) 多重度因子 (multiplicity factor) | $p$         |
| 4) ローレンツ因子 (Lorentz factor)    | $L(\theta)$ |
| 5) 吸収因子 (absorption factor)    | $A(\theta)$ |
| 6) 温度因子 (temperature factor)   | $T(\theta)$ |

ここで、 $|F_{hkl}|^2$ ,  $T(\theta)$ 以外は測定系に依存する量であり、測定方法、試料形状によって変わるので注意が必要である。



ここで、通常の Bragg-Brentano 光学系の XRD 回折計で対称配置で測定する場合は、吸収因子  $A(\theta)$  は角度によらない定数となる。これは、回折角が低いときは X 線の侵入深さは浅くなるが、光路長が長くなり、回折角が高いときは侵入深さは浅くなるが光路長が短くなり、これらの効果がちょうどキャンセルして  $A(\theta)$  が一定になるためである。ところが薄膜の場合は、回折角が高くなると X 線の侵入深さが膜厚を超えるため、吸収因子の角度依存性を考慮する必要が出てくる。

また、粉末 XRD パターンの計算ではある程度の優先配向を考慮できるよう、配向関数とパラメータを使って配向効果を補正することができる。上記のうちローレンツ因子は、試料によって 3 次元空間に均一に散乱された X 線のうち、検出器でどれだけの割合を検出するかという因子であるが、試料の優先配向が強い場合、ローレンツ因子の関数形の妥当性も問題になる。多重度因子は、完全にランダムに配向した多結晶試料では、回折線強度は等価な面の数に比例することを考慮したものである。一方で、優先配向したりエピタキシャル成長したりした試料の場合は、膜構造・微構造を考慮して多重度因子に相当する項を再検討する必要がある。

#### A4.8 他の評価方法：電子後方散乱回折像法

ここでは、本冊子に掲載できなかった評価方法として、電子後方散乱回折像 (electron backscattering diffraction pattern : EBSP, あるいは electron backscattering diffraction : EBSD) 法について述べる。

透過電子回折 (TED) は、電子の回折線によるスポットの他、菊池線として知られる複数の線状パターンが観察される。これは、RHEED など、原子平坦な結晶表面からの反射電子像でも観察される。菊池線は、入射した電子が試料内で非弾性散乱された後に回折現象を起こすことで形成される。非弾性散乱はさまざまな方向に対して電子を散乱するため、そのスクリーン上での回折パターンはスポット状ではなく、線状になるのである。結晶方位によって決まったパターンを示すため、菊池線のパターン (菊池図形) から結晶方位の同定が可能である。

電子後方散乱回折像法はこの原理を応用したものである。走査電子顕微鏡内で、試料を傾けて配置して入射電子線を斜めに入射させる。その背面反射電子像を試料室側面に配置したスクリーンで観察することにより、観察している電子線位置の結晶方位を知ることができる。電子線の走査、SEM 像とコンピュータによる画像解析と結晶方位同定を同期させることにより、多結晶試料の表面の結晶方位分布の実空間像を観察することができる。このことを利用して、結晶方位の同定や結晶粒界の構造解析の基礎データとして使われている。以前は解析に時間がかかっていたが、最近のコンピュータおよび画像解析技術の進展により、多結晶試料の分析に急速に使われるようになってきた。

#### 引用・参考文献

- 1) 図は、VESTA で作成した。 [http://www.geocities.jp/kmo\\_mma/crystal/jp/vesta.html](http://www.geocities.jp/kmo_mma/crystal/jp/vesta.html)
- 2) 結晶学、回折理論に関することは、International Tables for Crystallography, The International Union of Crystallography, Kluwer Academic Publishers (1992) を参照のこと。回折理論等に関する物理データや近似式は、A.J.C. Wilson 編集、Vol.C にある。

# 役に立つ資料集

## 1. Si + Ge

表1 シリコン (Si) とゲルマニウム (Ge) の物性値

	単位	Si	$\text{Si}_{1-x}\text{Ge}_x$	Ge
格子定数	Å	5.431	$5.431+0.20x+0.027x^2$	5.646
密度	atoms/cm <sup>3</sup>	$5.0 \times 10^{22}$	$5.00-0.58x$	$4.42 \times 10^{22}$
融点	°C	1 412	$1\ 412-738x+263x^2$	937
比熱	J/gK	0.70	$19.6+2.9x$	0.31
熱伝導率	W/(cm・K)	1.3	$\sim 0.046+0.084x$	0.58
バンドギャップ (300 K)	eV	1.12	$1.12-0.41x+0.008x^2$ ( $x < 0.85$ ) $1.86-1.2x$ ( $x > 0.85$ )	0.66
真性キャリア密度 (300 K)	cm <sup>-3</sup>	$1 \times 10^{10}$		$2 \times 10^{13}$
電子移動度	cm <sup>2</sup> /(V・s)	1 500	$\sim 1\ 396-4\ 315x$ ( $0 < x < 0.3$ )	3900
正孔移動度	cm <sup>2</sup> /(V・s)	450	$\sim 450-865x$ ( $0 < x < 0.3$ )	1900
比誘電率	—	11.7	$11.7+4.5x$	16.2
屈折率	—	3.42	$\sim 3.42+0.37x+0.22x^2$	4.0

## 2. 酸化物データ

表2 酸化物半導体の特性 (他の半導体との比較で示す)

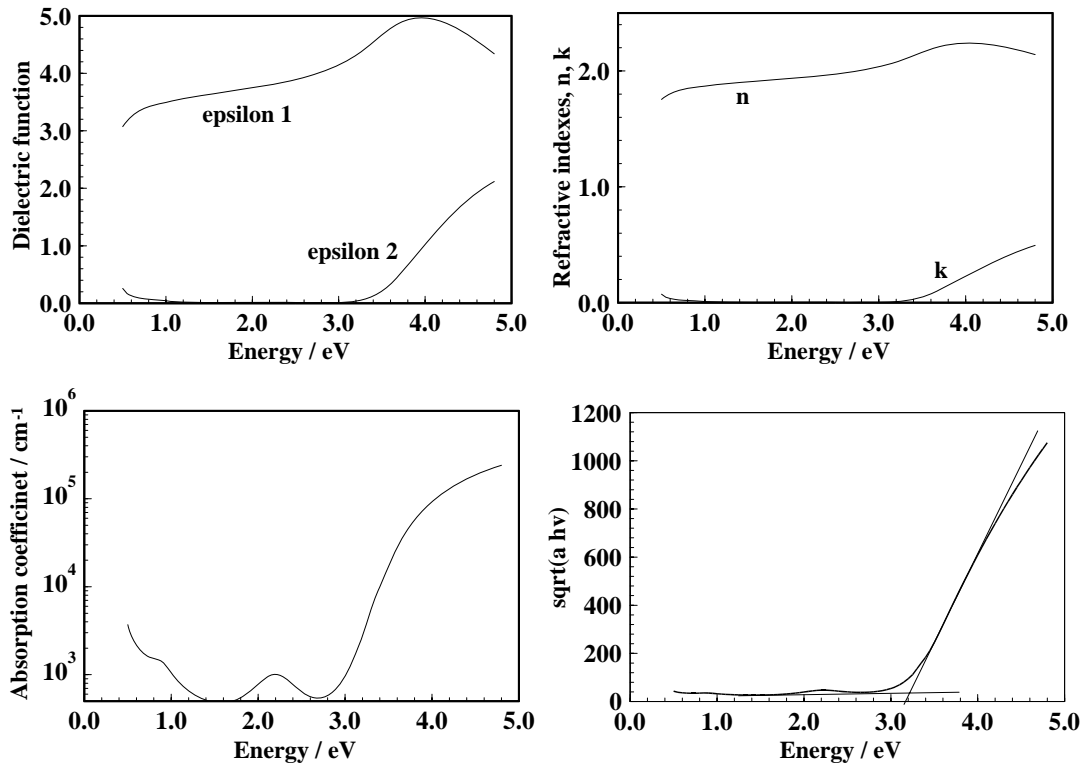
	移動度 [cm <sup>2</sup> /(V・s)]	有効質量 ( $m_e$ )	バンドギャップ [eV]	バンド構造
C	$\mu_e=2\,400$ <sup>1)</sup> $\mu_h=2\,100$	$m_e=0.2$ <sup>2)</sup> $m_h=0.25$	5.47	間接
Si <sup>2)</sup>	$\mu_e=1\,500$ $\mu_h=500$	$m_{e\parallel}=0.98, m_{e\perp}=0.19$ $m_{h\parallel}=0.49, m_{h\perp}=0.16$	1.12	間接
Ge <sup>2)</sup>	$\mu_e=3\,900$ $\mu_h=1\,900$	$m_{e\parallel}=0.82, m_{e\perp}=1.64$ $m_{h\parallel}=0.28, m_{h\perp}=0.04$	0.66	間接
GaAs <sup>2)</sup>	$\mu_e=8\,500$ $\mu_h=400$	$m_e=0.067$ $m_h=0.082$	1.42	直接
ZnS <sup>3)</sup>	$\mu_e=230$ $\mu_h=40$	$m_e=0.28$ $m_{h\parallel/c}=1.4, m_{h\perp/c}=0.49$	3.76	直接
ZnSe <sup>3)</sup>	$\mu_e=400$ $\mu_h=110$	$m_e=0.160$ $m_h=0.75$	2.70	直接
GaN <sup>2)</sup>	$\mu_e=380$	$m_e=0.19$ $m_h=0.60$	3.36	直接
6H-SiC <sup>2)</sup>	$\mu_e=480$ $\mu_h=50$	$m_{e\perp/c}=3\dots.69, m_{e\parallel/c}=0.48$ $m_{h\perp/c}=1.85, m_{h\parallel/c}=0.66$	3.02	間接
In <sub>2</sub> O <sub>3</sub> <sup>4)~7)</sup>	$\mu_e=160$ <sup>8)</sup>	Snドープ <sup>9)</sup> により $m_e=0.30\sim 0.44$ <sup>9)</sup>	3.75 <sup>10~11)</sup>	間接 <sup>12)</sup>
SnO <sub>2</sub> <sup>13), 14)</sup>	$\mu_e=260$ <sup>15)</sup>	$m_e=0.39$ <sup>15)</sup> $m_{e\perp/c}=0.299, m_{e\parallel/c}=0.234$ <sup>16)</sup>	$E_{g\perp/c}=3.57,$ $E_{g\parallel/c}=3.93$ <sup>17)</sup>	直接禁制 <sup>18)</sup>
ZnO <sup>19)~20)</sup>	$\mu_e=180$ <sup>23)</sup> $\mu_{e\perp/c}=150$ <sup>3)</sup> $\mu_{e\parallel/c}=167$ <sup>3)</sup>	$m_e=0.27$ <sup>23)</sup> $m_h=0.59$ <sup>3)</sup> Gaドープ <sup>9)</sup> により $m_e=0.28\sim 0.33$ <sup>9)</sup>	3.37	直接 <sup>24)</sup>
a-In <sub>2</sub> O <sub>3</sub> <sup>25)</sup>	$\mu_e=36$		3.3	
a-2CdO·GeO <sub>2</sub> <sup>26)</sup>	$\mu_e=12$ <sup>26)</sup>	$m_e=0.33$ <sup>27)</sup>	3.4 <sup>27)</sup>	
a-2CdO·PbO <sub>2</sub> <sup>28), 29)</sup>	$\mu_e=10$ <sup>29)</sup>	$m_e=0.30$ <sup>27)</sup>	1.8 <sup>27)</sup>	
a-InGaO <sub>3</sub> (ZnO) <sub>m</sub> (m=1~4) <sup>30)</sup>	$\mu_e=13\sim 21$ <sup>30)</sup>	$m_e=0.34(m=1)$ <sup>31)</sup>	3.0~2.85 <sup>30)</sup>	
a-Zn-In-O <sup>32), 33)</sup>	$\mu_e=30$ <sup>34)</sup>			

**表 3** 自由電子（正孔）吸収により求めた、高濃度ドーブ薄膜の有効質量、緩和時間、バンドギャップ ( $E_g$ ) など（参考文献は表 1 と同じ。Si については、Sze の本に記載の移動度、有効質量を掲載している。緩和時間はこれらから逆算した。e, h は電子と正孔を表す。t, l は横質量と縦質量を表す）

	移動度 [ $\text{cm}^2/(\text{V} \cdot \text{s})$ ]	有効質量 ( $m_e$ )	$\tau$ [ $\times 10^{-15} \text{ s}$ ]	$E_g$ [eV]
Si	$\mu_e=1500$ $\mu_h=500$	$m_{e\parallel}=0.98$ $m_{e\perp}=0.19$ $m_{h\parallel}=0.49$ $m_{h\perp}=0.16$	160 (el)	1.12
$\text{In}_2\text{O}_3:\text{Sn}$	$\mu_e=24\sim 45$	$m_e=0.3$	6.5	3.37
$\text{ZnO}:\text{Ga}$	$\mu_e=8\sim 25$	$m_e=0.28\sim 0.33$	5.1	3.37
$\text{InGaO}_3(\text{ZnO})_5$	$\mu_e=16$	$m_e=0.32$	3.0	
$\text{LaCuOSe}:\text{Mg}$	$\mu_h=3.4$	$m_h=1.6$	4.2	2.7
$\text{C12A7}:\text{e}^-$	$\mu_e=5.2$	$m_e=0.82$	2.4	7
$\text{Cu}_{1.7}\text{Se}$	$\mu_h=5.3$	$m_h=1.0$	3.0	2
a- $2\text{CdO}:\text{GeO}_2$	$\mu_e=12$	$m_e=0.33$	2.3	3.4
a- $2\text{CdO}:\text{PbO}_2$	$\mu_e=10$	$m_e=0.30$	1.7	1.8
a- $\text{InGaO}_3(\text{ZnO})_m$ ( $m=1\sim 4$ )	$\mu_e=13\sim 21$	$m_e=0.34\sim 0.36$ ( $m=1$ )	2.5	3.0~2.85
a- $\text{Zn}_{0.35}\text{In}_{0.35}\text{Sn}_{0.3}\text{O}_x$	$\mu_e=10$	$m_e=0.53$	3.9	3.3

**表 4** ワイドギャップ物質の誘電率 ( $\epsilon$ ,  $\epsilon_s$  は静的誘電率,  $\epsilon_\infty$  は光学誘電率)

物質	比誘電率	物質	比誘電率	物質	比誘電率
$\text{Si}_3\text{N}_4$ <sup>35)</sup>	$\epsilon=7$	$\text{Al}_2\text{O}_3$ <sup>35)</sup>	$\epsilon_{\perp c}=9.34,$ $\epsilon_{\parallel c}=11.54$ <sup>36)</sup>	$\text{Y}_2\text{O}_3$ <sup>35)</sup>	$\epsilon=12\sim 16$
$\text{La}_2\text{O}_3$ <sup>35)</sup>	$\epsilon=20$	$\text{ZrO}_2$ <sup>35)</sup>	$\epsilon=25$	$\text{HfO}_2$ <sup>35)</sup>	$\epsilon=15\sim 40$
$\text{Gd}_2\text{O}_3$ <sup>35)</sup>	$\epsilon=8\sim 20$	$\text{Sc}_2\text{O}_3$ <sup>35)</sup>	$\epsilon=12$	$\text{Ta}_2\text{O}_5$ <sup>35)</sup>	$\epsilon=22$
$\text{ZrO}_2\text{-SiO}_2$ <sup>35)</sup>	$\epsilon=12.6$	$\text{HfO}_2\text{-SiO}_2$ <sup>35)</sup>	$\epsilon=11$	$2\text{La}_2\text{O}_3\text{-3SiO}_2$ <sup>35)</sup>	$\epsilon=18$
$\text{Gd}_2\text{O}_3\text{-SiO}_2$ <sup>35)</sup>	$\epsilon=18$	$\text{LaAlO}_3$ <sup>35)</sup>	$\epsilon=25$	$\text{ZrTiO}_4$ <sup>35)</sup>	$\epsilon=30$
$\text{SrZrO}_3$ <sup>35)</sup>	$\epsilon=20\sim 70$	$\text{SrTiO}_3(\text{STO})$ <sup>35)</sup>	$\epsilon=300$		
$(\text{Ba,Sr})\text{TiO}_3$ (BST) <sup>35)</sup>	$\epsilon=500$	$\text{Pb}(\text{Zr,Ti})\text{O}_3$ (PZT) <sup>35)</sup>	$\epsilon=1\ 000$	$\text{SrBi}_2\text{Ta}_2\text{O}_9$ (SBT) <sup>35)</sup>	$\epsilon=250$
CaO	$\epsilon=11.8$	MgO	$\epsilon=9.8$	SrO	$\epsilon=13.3$
$\text{TiO}_2$	$\epsilon_{\perp c}=89,$ $\epsilon_{\parallel c}=173$ <sup>37)</sup>	$\text{SnO}_2$	$\epsilon_{\perp c}=14.0,$ $\epsilon_{\parallel c}=9.9$ <sup>38)</sup>	$\text{ZnO}$ <sup>3)</sup>	$\epsilon_{s\perp c}=7.9,$ $\epsilon_{s\perp c}=3.70$ $\epsilon_{s\parallel c}=8.75,$ $\epsilon_{s\parallel c}=3.75$
$\text{ZnS}$ <sup>3)</sup>	$\epsilon_s\sim 8.7,$ $\epsilon_{s\perp c}=8.31,$ $\epsilon_{s\parallel c}=8.76$	$\text{ZnSe}$ <sup>3)</sup>	$\epsilon_s=8.6, \epsilon_\infty=5.7$	a- $\text{SiO}_2$	$\epsilon_{\text{exp}}=3.9$
C	$\epsilon=5.7$	Si	$\epsilon=11.9$	Ge	$\epsilon=16.0$
GaAs	$\epsilon=13.1$	GaN <sup>2)</sup>	$\epsilon=12.2$	6H-SiC <sup>3)</sup>	$\epsilon_{s\perp c}=9.66,$ $\epsilon_{s\perp c}=6.52$ $\epsilon_{s\parallel c}=10.03,$ $\epsilon_{s\parallel c}=6.70$
a- $\text{HfO}_2$	$\epsilon_{\text{exp}}\sim 8$ <sup>39)</sup>	a- $\text{Al}_2\text{O}_3$	$\epsilon_{\text{exp}}\sim 8$	$\mu\text{c-Y}_2\text{O}_3$	$\epsilon_{\text{exp}}=16\sim 18$ <sup>40)</sup>
$\text{Al}_2\text{O}_3/\text{TiO}_2(\text{ATO})$	$\epsilon_{\text{exp}}\sim 18$				



薄膜ガラス基板より, Tauc-Lorentz, LorentzおよびDrude型の誘電関数を用いて解析した。高ドープ薄膜のため, 0.5~1.0 eVの赤外域に自由電子吸収(プラズマ振動数 0.37 eV, 緩和時間 3.4 fs)が見られる。吸収係数は, 10<sup>3</sup> cm<sup>-1</sup>以下は測定限界以下のため, 意味のある値ではない。Taucプロットより, 光学バンドギャップ (Taucギャップ) は3.1 eVであることがわかる。

図1 代表的なa-InGaZnO<sub>4</sub>膜の光学スペクトル

表5 a-InGaZnO<sub>4</sub> TFTのデバイスシミュレーションパラメータの例 4)

TFT構造: a-InGaZnO<sub>4</sub>/SiO<sub>2</sub>/c-Si

チャンネル膜作製条件: パルスレーザー堆積法

酸素分圧 5.2Pa: キャリア密度 (ホール効果)  $4 \times 10^{17} \text{ cm}^{-3}$  (depletion型TFT)

電界効果移動度  $9.19 \text{ cm}^2/(\text{V} \cdot \text{s})$

しきい値電圧  $-6.54 \text{ V}$

酸素分圧 6.5 Pa: キャリア密度 (ホール効果)  $1 \times 10^{15} \text{ cm}^{-3}$  (enhancement型TFT)

電界効果移動度  $7.84 \text{ cm}^2/(\text{V} \cdot \text{s})$

しきい値電圧  $0.49 \text{ V}$

Operation mode	Depletion	Enhancement	
$N_{TA} [\text{cm}^{-3} \text{ eV}^{-1}]$	$2.3 \times 10^{18}$	$2.3 \times 10^{18}$	
$W_{TA} [\text{eV}]$	0.14	0.08	
$N_{GA} [\text{cm}^{-3} \text{ eV}^{-1}]$	$4.5 \times 10^{16}$	$3.2 \times 10^{16}$	
$W_{GA} [\text{eV}]$	1.5	1.5	
$\mu_n [\text{cm}^2/(\text{V} \cdot \text{s})]$	11.88	9.10	8.57
$n_0 [\text{cm}^{-3}]$	$4.1 \times 10^{17}$	$1 \times 10^{15}$	$1 \times 10^{15}$
$\Delta\phi [\text{eV}]$	0.16	0.33	0.20

指数関数型状態密度:  $g_{\text{exp}}(E) = N_{TA} \cdot \exp\left[\frac{-(E_C - E)}{W_{TA}}\right]$

ガウス関数型状態密度:  $g_G(E) = N_{GA} \cdot \exp\left[-\left(\frac{E_0 - E}{W_{GA}}\right)^2\right]$

$E_0 = E_C$ としている

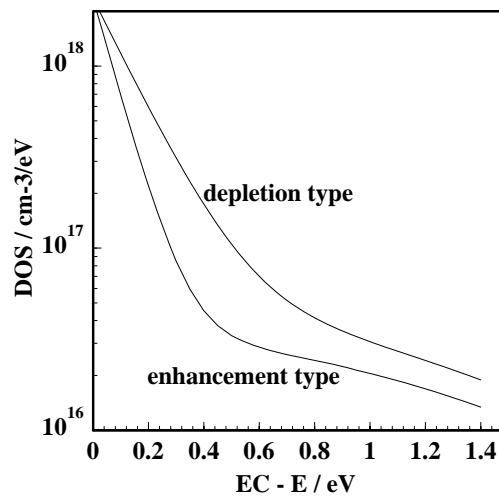


図2 上のパラメータから図化したギャップ内状態密度

## 引用・参考文献（酸化物データ）

- 1) 高橋清 監修：ワイドギャップ半導体 光・電子デバイス, 森北出版 (2006)
- 2) S.M. Sze : *Physics of Semiconductor Devices*, 2<sup>nd</sup> ed., John Wiley & Sons (1981)
- 3) O. Madelung : *Semiconductors: Data Handbook*, 3<sup>rd</sup> ed., Springer-Verlag, Berlin (1991)
- 4) G. Rupprecht : *Untersuchungen der elektrischen und lichtelektrischen leitfähigkeit dünner indiumoxydschichten*, Z. Phys., **139**, 504 (1954)
- 5) H.J.J. Van Boort and R. Groth, *Low-pressure sodium lamps with indium oxide filter*, Philips Tech. Rev., **29**, 17 (1968)
- 6) M. Mizuhashi : *Electrical properties of vacuum-deposited indium oxide and indium tin oxide films*, Thin Solid Films, **70**, 91 (1980)
- 7) C.A. Pan and T.P. Ma : *High quality transparent conductive indium oxide films prepared by thermal evaporation*, Appl. Phys. Lett., **37**, 163 (1980)
- 8) R.L. Weiher : *Electrical properties of single crystals of indium oxide*, J. Appl. Phys., **33**, 2834 (1962)
- 9) H. Fujiwara and M. Kondo : *Effects of carrier concentration on the dielectric function of ZnO:Ga and In<sub>2</sub>O<sub>3</sub>:Sn studied by spectroscopic ellipsometry: Analysis of free-carrier and band-edge absorption*, Phys. Rev., **B71**, 075109 (2005)
- 10) R.L. Weiher and R.P. Ley : *Optical properties of indium oxide*, J. Appl. Phys., **37**, 299 (1966)
- 11) I. Hamberg and C.G. Granqvist : *Evaporated Sn-doped In<sub>2</sub>O<sub>3</sub> films: basic optical properties and applications to energy efficient windows*, J. Appl. Phys., **60**, R123 (1986)
- 12) H. Odaka, S. Iwata, N. Taga, S. Ohnishi, Y. Kaneta and Y. Shigesato : *Study on electronic structure and optoelectronic properties of indium oxide by first-principles calculations*, Jpn. J. Appl. Phys., **36**, 5551 (1997)
- 13) N.S. Murty, G.K. Bhagavat and S.R. Jawalekar : *Physical properties of tin oxide films deposited by oxidation of SnCl<sub>2</sub>*, Thin Solid Films, **92**, 347 (1982)
- 14) R. Banerjee and D. Das : *Properties of tin oxide films prepared by reactive electron beam evaporation*, Thin Solid Films, **291**, 149 (1987)
- 15) C.G. Fonstad and R.H. Rediker : *Electrical properties of high-quality stannic oxide crystals*, J. Appl. Phys., **42**, 2911 (1971)
- 16) K.J. Button, D.G. Fonstad and W. Dreybradt : *Determination of the electron masses in stannic oxide by submillimeter cyclotron resonance*, Phys. Rev., **B4**, 4539 (1971)
- 17) R. Summitt, J.A. Marley and N.F. Borreilli : *The ultraviolet absorption edge of stannic oxide*, J. Phys. Chem. Solids, **25**, 1465 (1964)
- 18) J. Robertson : Inst. Phys. Conf. Ser., **43**, 1183 (1979)
- 19) E.E. Hahn : *Some electrical properties of zinc oxide semiconductor*, J. Appl. Phys., **22**, 855 (1951)
- 20) T. Minami, H. Nanto and S. Tanaka : *Highly conductive and transparent zinc oxide films prepared by rf magnetron sputtering under an applied external magnetic field*, Appl. Phys. Lett., **41**, 958 (1982)
- 21) T. Minami, H. Sato, H. Nanto and S. Tanaka : *Group III impurity doped zinc oxide thin films prepared by rf magnetron sputtering*, Jpn. J. Appl. Phys., **24**, L781 (1985)
- 22) 南内嗣 : *ZnO系透明導電膜*, 応用物理, **61**, 1255 (1992)

- 23) A.R. Hutson : *Hall effect studies of doped zinc oxide single crystals*, Phys. Rev., **108**, 222 (1957)
- 24) C.K. Yang and K.S. Dy : *Band structure of ZnO using the LMTO method*, Solid State Comm., **88**, 491 (1993)
- 25) J. R. Bellingham, W. A. Phillips and C. J. Adkins : *Electrical and optical properties of amorphous indium oxide*, J. Phys.: Condens. Matter, **2**, 6207 (1990)
- 26) N. Kikuchi, H. Hosono, H. Kawazoe, K. Oyoshi and S. Hishita : *Transparent, conducting, amorphous oxides: Effect of chemical composition on electrical and optical properties of cadmium germinates*, J. Am. Ceram. Soc., **80**, 22 (1997)
- 27) K. Shimakawa, S. Narushima, H. Hosono and H. Kawazoe : *Electronic transport in degenerate amorphous oxide semiconductors*, Phil. Mag. Lett., **79**, 755 (1999)
- 28) H. Hosono, Y. Yamashita, N. Ueda, H. Kawazoe and K. Shimidzu : *New amorphous semiconductor: 2CdO-PbO<sub>x</sub>*, Appl. Phys. Lett., **68**, 661 (1996)
- 29) M. Yasukawa, H. Hosono : N. Ueda and H. Kawazoe, *Novel transparent and electroconductive amorphous semiconductor: Amorphous AgSbO<sub>3</sub> film*, Jpn. J. Appl. Phys., **34**, L281 (1995)
- 30) M. Orita, H. Ohta, M. Hirano, S. Narushima and H. Hosono : *Amorphous transparent conductive oxide InGaO<sub>3</sub>(ZnO)<sub>m</sub> (m<=4): a Zn 4s conductor*, Phil. Mag., **B81**, 501 (2001)
- 31) A. Takagi, K. Nomura, H. Ohta, H. Yanagi, T. Kamiya, M. Hirano and H. Hosono : *Carrier transport and electronic structure in amorphous oxide semiconductor a-InGaZnO<sub>4</sub>*, Thin Solid Films, **486**, 38 (2005)
- 32) T. Minami, T. Kakumu, and S. Takata : *Preparation of transparent and conductive In<sub>2</sub>O<sub>3</sub>-ZnO films by radio frequency magnetron sputtering*, J. Vac. Sci. Technol., **A14**, 1704 (1996)
- 33) T. Minami, S. Takata, and T. Kakumu : *New multicomponent transparent conducting oxide films for transparent electrodes of flat panel displays*, J. Vac. Sci. Technol., **A14**, 1689 (1996)
- 34) E. Fortunato, A. Pimentel, A. Goncalves, A. Marques, R. Martins : *High mobility amorphous/nanocrystalline indium zinc oxide deposited at room temperature*, Thin Solid Films, **502**, 104 (2006)
- 35) 岩井洋, 大見俊一郎 : *微細シリコンデバイスに要求される各種高性能薄膜* 応用物理, **69**, 4 (2000)
- 36) 長倉三郎・井口洋夫・江沢 洋・岩村 秀・佐藤文隆・久保亮五 編集 : *理化学辞典 第5版*, 岩波書店 (1998)
- 37) F.A. Grant : *Properties of rutile*, Rev. Modern Phys., **31**, 646 (1959)
- 38) R. Summitt : *Infrared absorption in single-crystal stannic oxide: Optical lattice-vibration modes*, J. Appl. Phys., **39**, 3762 (1968)
- 39) K. Nomura, H. Ohta, K. Ueda, T. Kamiya, M. Hirano and H. Hosono : *Thin film transistor fabricated in single-crystalline transparent oxide semiconductor*, Science, **300**, 1269 (2003)
- 40) K. Nomura, H. Ohta, A. Takagi, T. Kamiya, M. Hirano and H. Hosono : *Room-Temperature Fabrication of Transparent Flexible Thin Film Transistors Using Amorphous Oxide Semiconductors*, Nature, **488**, 432 (2004)
- 41) Hsing-Hung Hsieh, Toshio Kamiya, Kenji Nomura, Hideo Hosono and Chung-Chih Wu : *Modeling of amorphous InGaZnO<sub>4</sub> thin film transistors and their subgap density of states*, Appl. Phys. Lett., **92**, 133503 (2008)



### 3. 有機物データ

#### 3.1 銅フタロシアニン

比誘電率	4.3 (多結晶)
実効状態密度 [cm <sup>-3</sup> ]	1.7×10 <sup>21</sup>
バンドギャップ [eV] <sup>2)</sup>	1.6
イオン化ポテンシャル [eV] <sup>1,2)</sup>	5.2
電子親和力 [eV]	3.6
電界効果移動度 [cm <sup>2</sup> /(V·s)]	1×10 <sup>-4</sup> (多結晶典型値)
電界効果移動度 [cm <sup>2</sup> /(V·s)]	0.02 (単結晶最大値) <sup>3)</sup>

#### 3.2 ペンタセン

誘電率	4.6 (多結晶)
実効状態密度 [cm <sup>-3</sup> ] <sup>4)</sup>	2.9×10 <sup>21</sup>
バンドギャップ [eV] <sup>5,6)</sup>	1.8
イオン化ポテンシャル [eV] <sup>5,7)</sup>	5.0
電子親和力 [eV]	3.2
電界効果移動度 [cm <sup>2</sup> /(V·s)]	0.5 (多結晶典型値)
電界効果移動度 [cm <sup>2</sup> /(V·s)]	40 (単結晶最大値) <sup>8)</sup>

注) 有機半導体材料のバリエーションはきわめて多く、比較的信頼できる物性値が得られているものも、得られていないものもある。ここでは、参考のために、有機 TFT 研究で実績のあるいくつかの半導体材料について、実用的な値を例として挙げた。

注) 高キャリア移動度を示す有機半導体材料については、ほとんどのものが単結晶では大きな異方性をもつものに対して、TFT では多結晶膜が使われることが多い。そのため、低分子材料の物性値としては真空蒸着による多結晶膜の典型値を挙げた。

#### 引用・参考文献 (有機物データ)

- 1) 田中正夫, 駒 省二: フタロシアニン, ぶんしん出版, 東京 (1991)
- 2) A.J. Ikushima, T. Kanno, S. Yoshida, A. Maeda: Thin Solid Films, **273**, 35 (1996)
- 3) Z. Bao, A.J. Lovinger and A. Dodahalapur: Advanced Materials, **9**, 42 (1997)
- 4) 分子密度と同じとした。分子密度は次の文献よ; C.C. Mattheus, A.B. Dros, J. Baas, G.T. Oostergetel, A. Meetsma, J.L. de Boer and T.T.M. Palstra: Synthetic Metals, **138**, 475 (2003)
- 5) Y.S. Lee, J.H. Park and J.S. Choi: Optical Materials, **21**, 433 (2002)
- 6) C. Voz, J. Puigdollers, I. Martin, D. Munoz, A. Orpella, M. Vetter and R. Alcubilla: Solar Energy Materials

& Solar Cells, **87**, 567 (2005)

- 7) M. Obarowska, R. Signerski and J. Godilewski : Journal of Luminescence, **112**, 337 (2005)
- 8) O.D. Jurchescu, M. Popinciuc, B.J. van Wees and T.T. M. Palstra : Adv. Mater., **19**, 668 (2007)